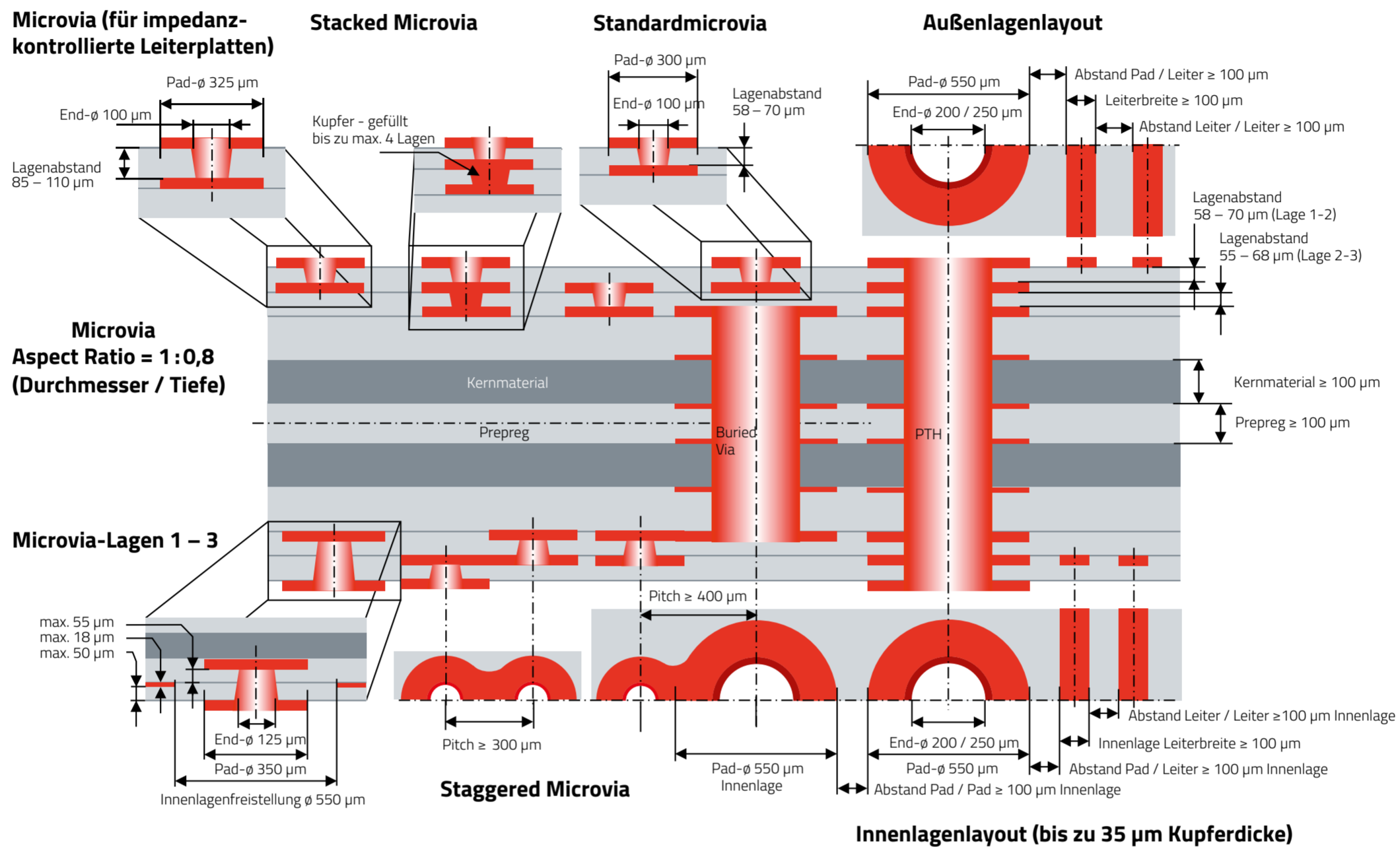


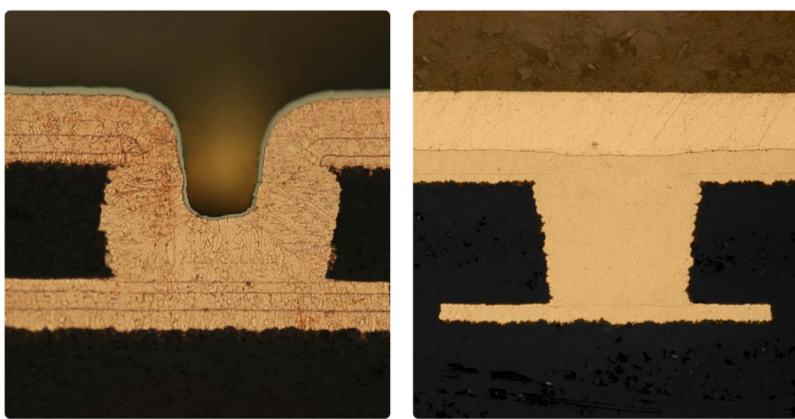
HDI MICROVIA

HDI Microvia Standard Designregeln



DESIGN RULES

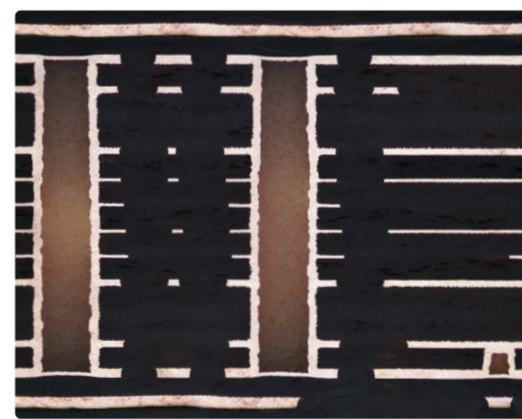
Microvia Standard und Kupfer-gefüllt



Standard

Kupfer-gefüllt

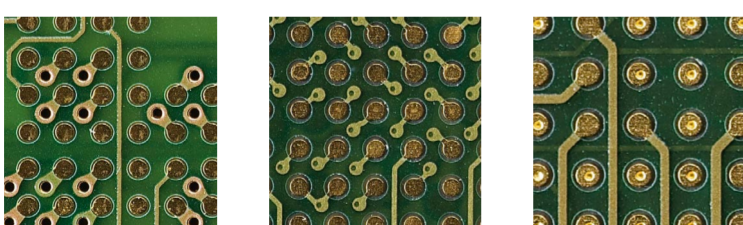
Filled & Capped Via und Microvia



PTH und Via filled & capped (IPC-4761, Type VII)



BGA 0,80 mm Pitch



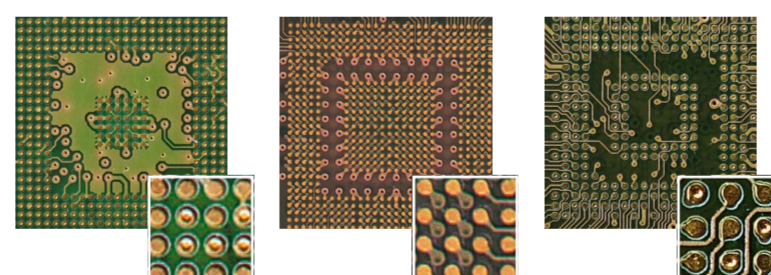
Var. 1: Dogbone mit durchgehenden Vias

Var. 2: Dogbone mit Microvias

Var. 3: Microvia in Pad

	Var. 1	Var. 2	Var. 3
BGA Lötspad	max. 400 μm	—	max. 500 μm
Lötstoppsmaskenfreistellung	50 μm	\geq 50 μm	50 μm
Via Padgröße BGA Bereich	500 μm	—	—
Microvia-Pad-Außenlagen	—	300 / 350 μm	300 / 350 μm
Microvia-Pad-Innenlagen	—	300 / 350 μm	300 / 350 μm
Leiterbreite / -abstand Außenlagen	\geq 100 μm	\geq 100 μm	\geq 100 μm
Leiterbreite / -abstand Innenlagen	\geq 100 μm	\geq 100 μm	\geq 100 μm

BGA 0,50 mm Pitch



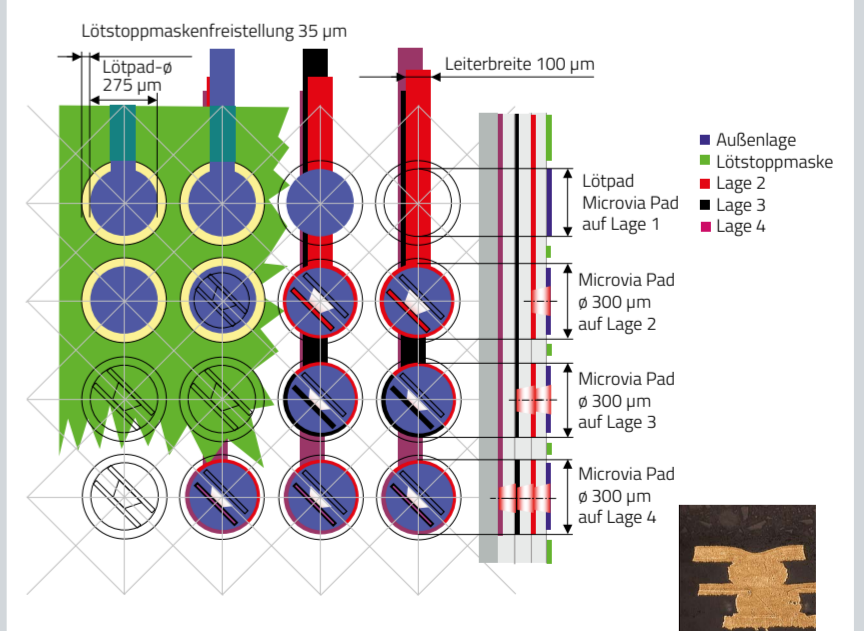
Var. 1: Durchkontaktierung im Pad

Var. 2: Dogbone

Var. 3: Durchkontaktierung im Pad

	Var. 1	Var. 2	Var. 3
BGA Lötspad	300 – 330 μm	240 μm	275 μm
Lötstoppsmaskenfreistellung	50 μm	40 μm	35 μm
Microvia-Pad-Außenlagen	\geq 300 μm	275 μm	275 μm
Microvia-Pad-Innenlagen	275 μm	275 μm	275 μm
Leiterbreite / -abstand Außenlagen	\geq 100 μm	80 / 90 μm	75 μm
Leiterbreite / -abstand Innenlagen	75 μm	75 μm	75 μm

BGA 0,40 mm Pitch



MORE SUPPORT THAN YOU EXPECT

Welche Basismaterial Qualitäten in einer Leiterplatte verwendet werden, ist aus dem Lagenaufbau erkennbar. Würth Elektronik bietet kosten- und fertigungstechnisch optimierte Standard Stackups auf der Webseite an. Hier finden Sie auch alle Standards als digitale Stackup Dateien zum Import in Ihre EDA Software.

Sie haben Fragen zu Fertigungsdaten, Toleranzen, Prüfdokumentation oder Verpackung? In unserer Technischen Lieferspezifikation für Leiterplatten (TLS) finden Sie unsere Standards und Empfehlungen für eine reibungslose und effektive Zusammenarbeit.