



# WEDESIGN LAYOUT-SERVICE MEHR ALS NUR PCB-DESIGN

M. Matthes / J. Bloksma | Juni 2024

WÜRTH ELEKTRONIK MORE THAN YOU EXPECT

## ORGANISATION & TEAM

### Michael Matthes (Technologie)

CID+, Specialist Layout and Measurement

- Dipl. - Ing. (FH)
- Vormalig Senior Layouting  
Experte bei Wittenstein für 20 Jahre.
- Mitglied im Vorstand des FED e.V.
- Organisatorische und technische Schnittstelle zu den Layouting-Teams IND/DE



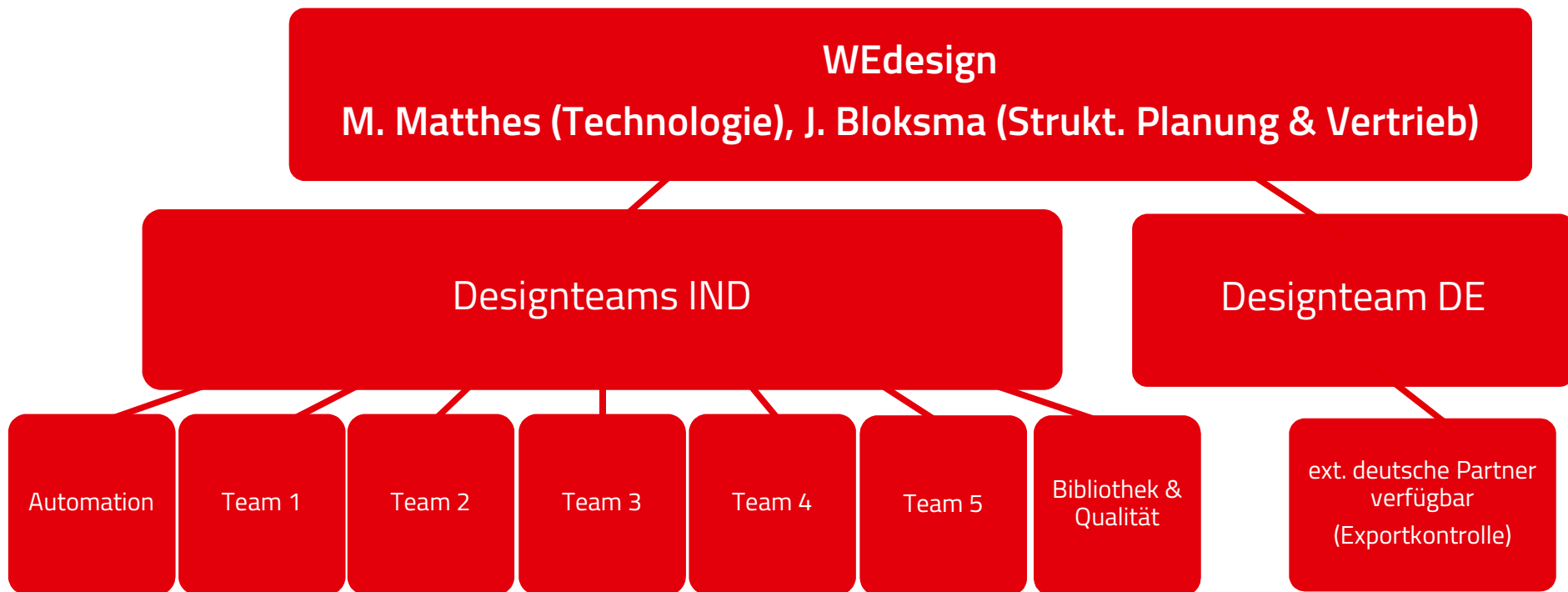
### Jan Bloksma (Strukt. Planung & Vertrieb)

Business Development und Vertrieb

- Wirtschaftsingenieur
- Vormalig Key Account, BD für Branchenfelder für 11 Jahre.
- Strukturelle Planung/Vertriebs-Unterstützung
- Organisatorische Schnittstelle zu Vertrieb, Marketing, Technologie

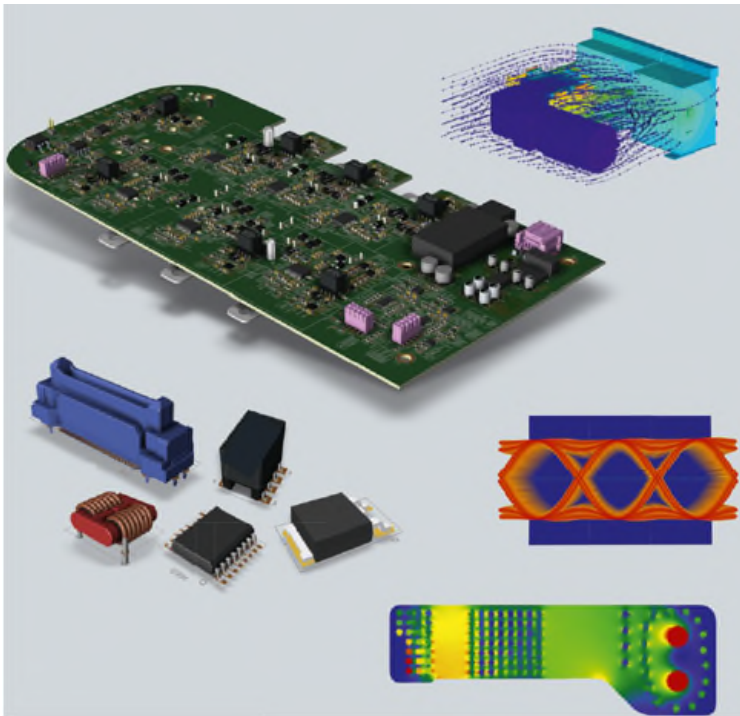


## ORGANISATION & TEAM



# WEDESIGN

Dienstleistungsumfang



## WEDESIGN

Mehr als nur Leiterplattendesign

### Vorteile durch unseren Rundum-Service I

- **Direkte Abstimmung** und Klärung zwischen Entwicklung (Layouter) und Fertigung (AV, CAM).  
Layouter/Designer und AV/CAM haben direkten Kontakt und können sich bei Fragen schnell abstimmen.
- **Umfangreiche Ressourcen** verfügbar → schnelle Lösung bei Engpasssituationen
  - Aktuell ca. 63 Layouter in Indien, die bereits seit 2014 den Indischen Markt bedienen
  - Bei steigendem Bedarf kann der Personalstamm weiter ausgebaut werden
- **Wir können auch schon mit Stück- und Netzliste beginnen**
  - Es muss nicht zwingend ein fertiger Schaltplan vorhanden sein – prinzipiell reicht eine Stückliste und eine Netzliste auf deren Basis ein Schaltplan und anschließend ein Design angefertigt werden kann.

# WEDESIGN

Mehr als nur Leiterplattendesign

## Vorteile durch unseren Rundum-Service II

- **Fertigungsgerechte Design Rules / Designregeln**
  - Während des Designs werden die für die Technologie benötigten Regelwerke (Constraints) direkt im Tool hinterlegt und so auch direkt berücksichtigt.
  - Produktspezifische Anforderungen wie Normen, Regularien oder spezielle Regeln müssen vom Kunden vorgegeben werden.
- **Verbesserung der Zuverlässigkeit**
  - Durch die Nutzung bekannter und bewährter Technologien und Lagenaufbauten steigt die Zuverlässigkeit und Qualität der Leiterplatten und Baugruppen.

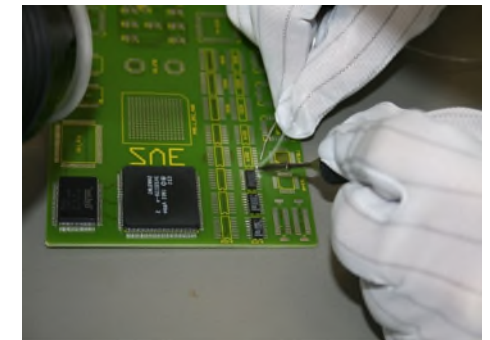
# BAUTEILE-/ BIBLIOTHEKSANLAGE



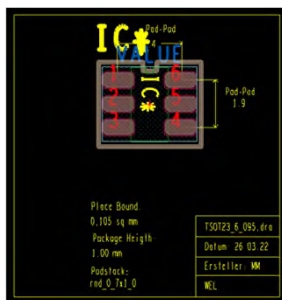
- Erstellung von Footprints und 3D-Modellen für unterschiedliche EDA-Tools
- z.B. auch spezifische Footprints je Löttechnologie
- Nach IPC-7351 oder nach Vorgaben



<https://www.smt-wertheim.de/home.html>



<https://www.academy.fraunhofer.de/>



<https://www.asscon.de/>



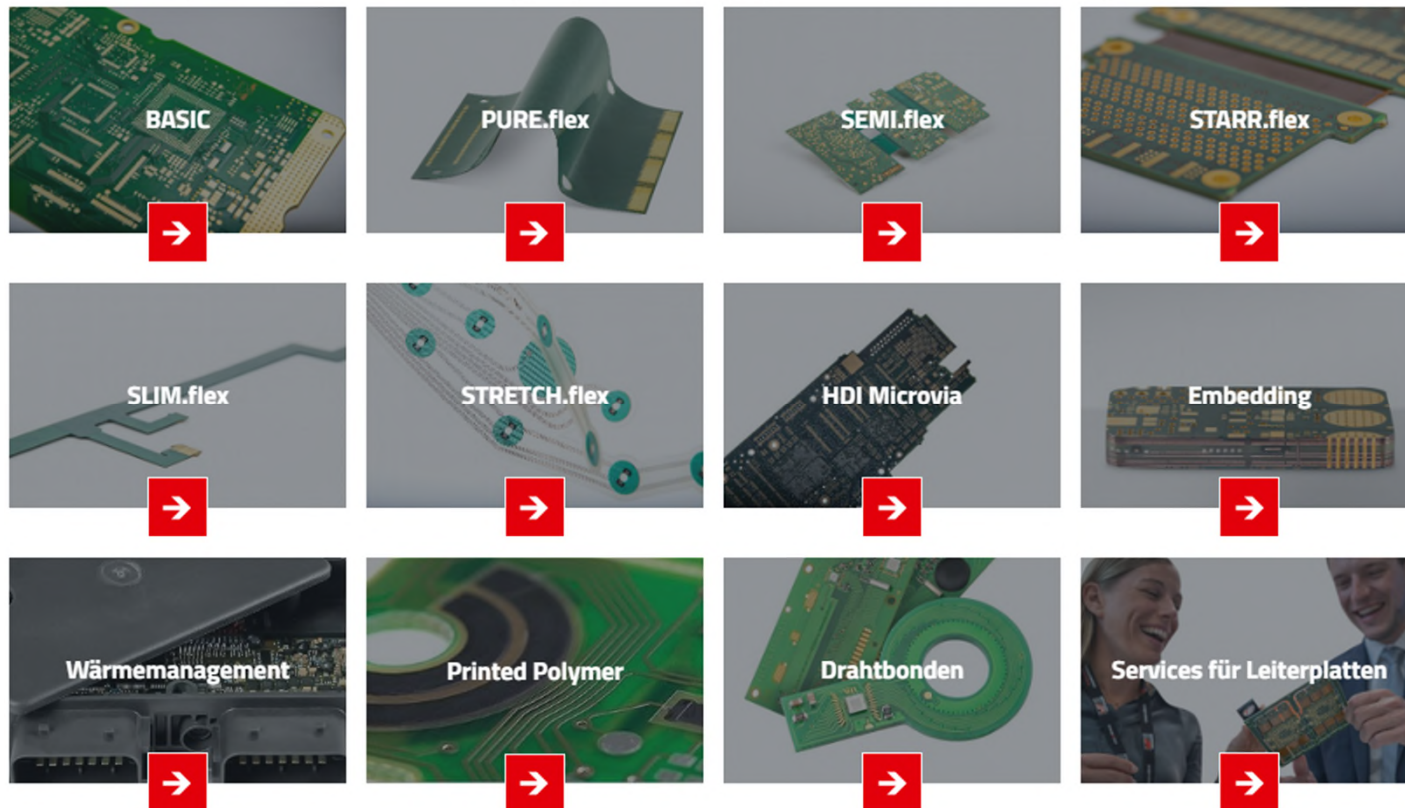
<https://www.kurtzsa.de/>



# FERTIGUNGSOPTIMIERTE LAYOUTERSTELLUNG

Layout für alle gängigen Technologien anhand von Design Rules bzw. Vorgaben

- Multilayer, STARR.flex, Highspeed, Highpower, RF, Shielding,... basierend auf WE-Design Rules

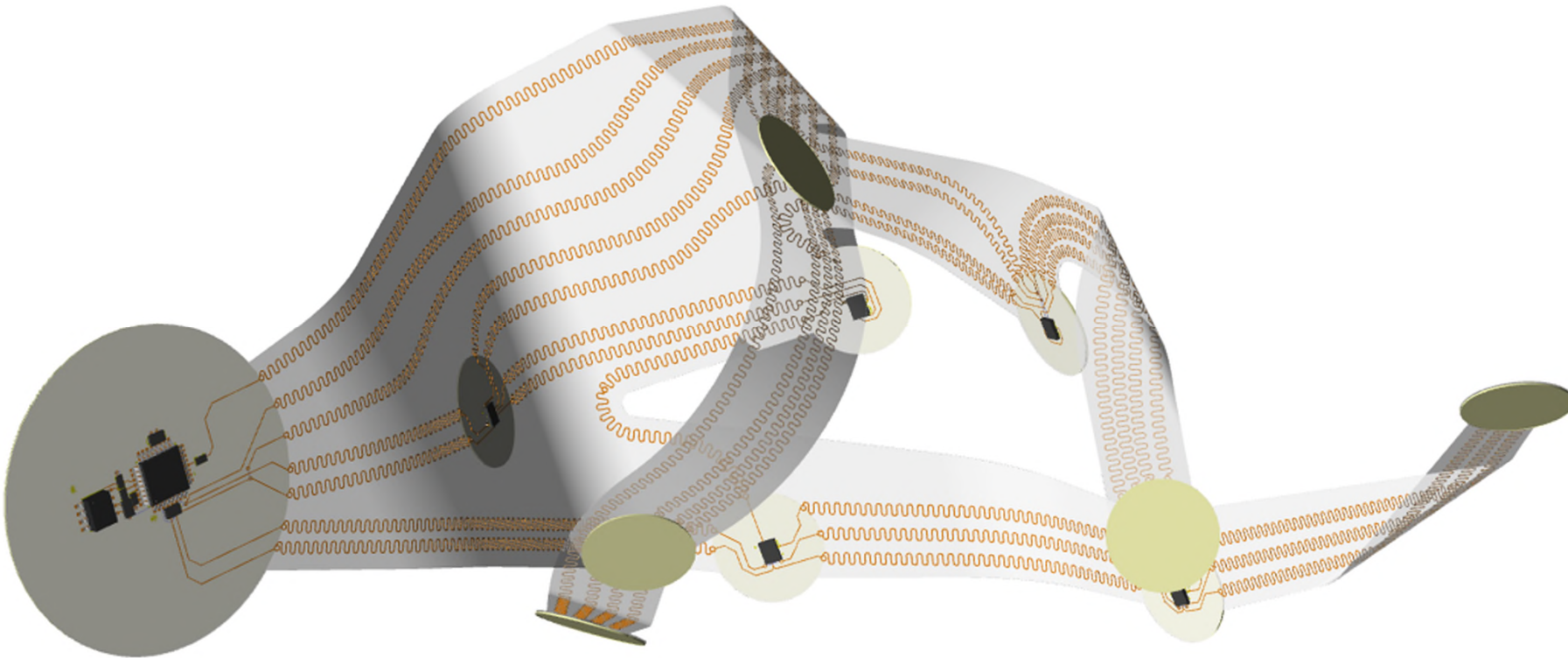




## LAYOUTS SPEZIELLER TECHNOLOGIEN

### Dehnbare Leiterplatten STRETCH.flex

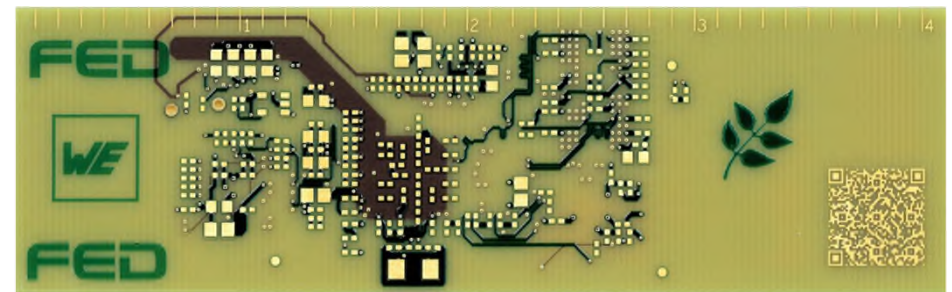
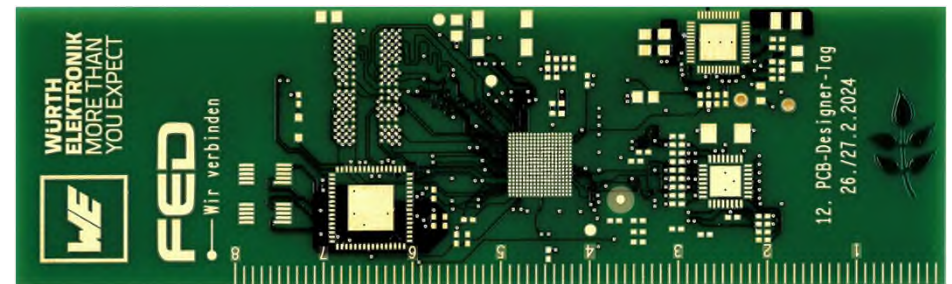
- Beliebig gebogener und bis zu 15% gedehnter Schaltungsträger



## LAYOUTS SPEZIELLER TECHNOLOGIEN

### Additiver Lötstopplack

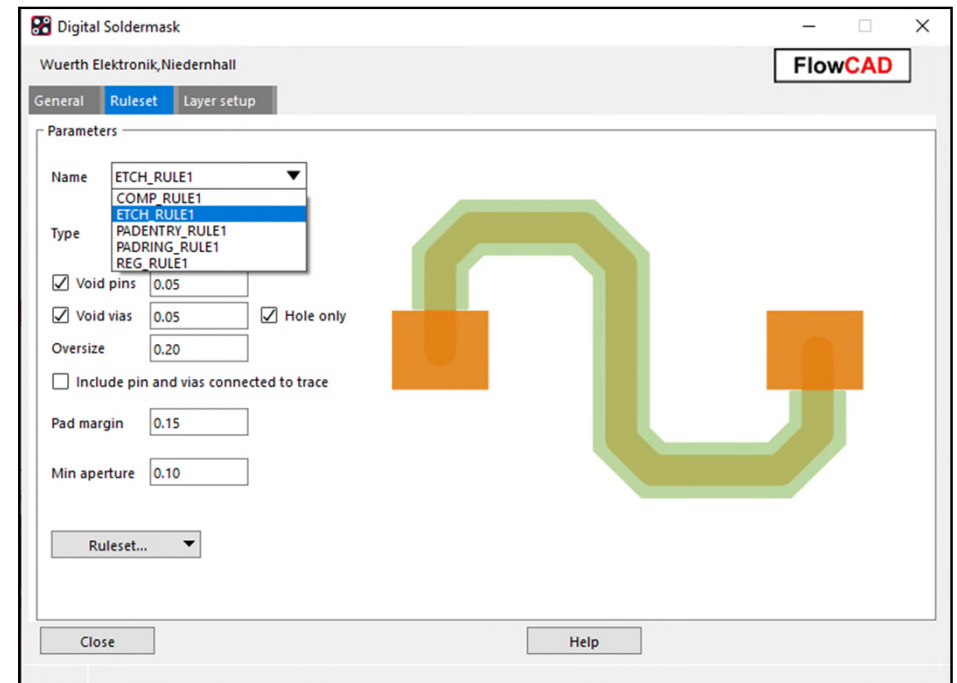
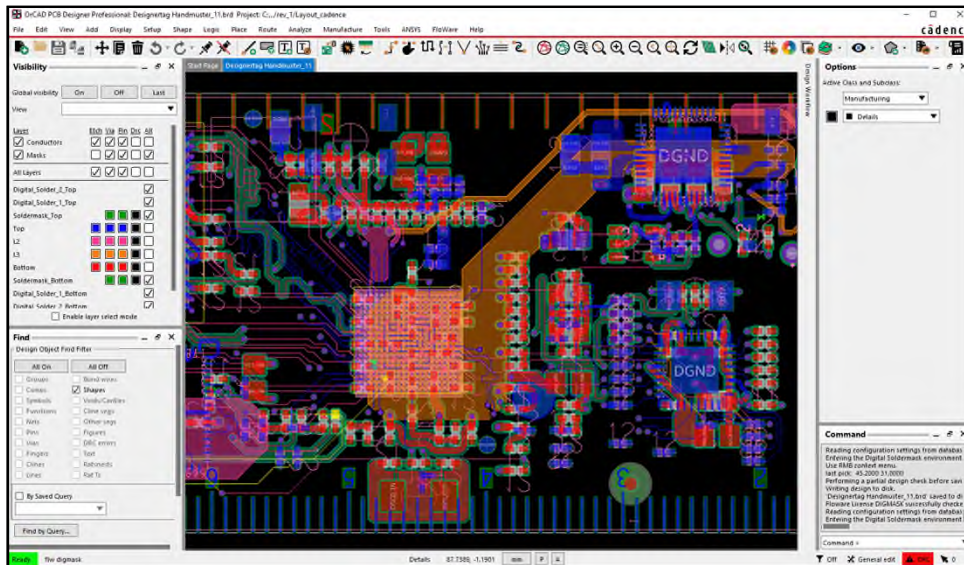
- Durch dieses additive Applikationsverfahren des Lötstopplackes können auch nur gewisse Bereiche der Leiterplatte in annähernd beliebiger Stärke aufgetragen werden, was eine enorme Materialeinsparung bedeutet.
- Aus Sicht des Designers ergeben sich hier ganz neue, funktionelle Möglichkeiten
- Vollflächig additiv aufgetragener Lötstopplack
- Partiiell in 3 Ebenen gedruckt
- Selektiv additiv aufgetragener Lötstopplack



# LAYOUTS SPEZIELLER TECHNOLOGIEN

## Additiver Lötstopplack

- Einsatz von mit EDA-Toolhersteller entwickeltem Plugin und Nutzung der Technologie bezogenen Design Rules
- Automatische Anlage des Lötstopplackes
  - je Region
  - je Typ / Geometrie

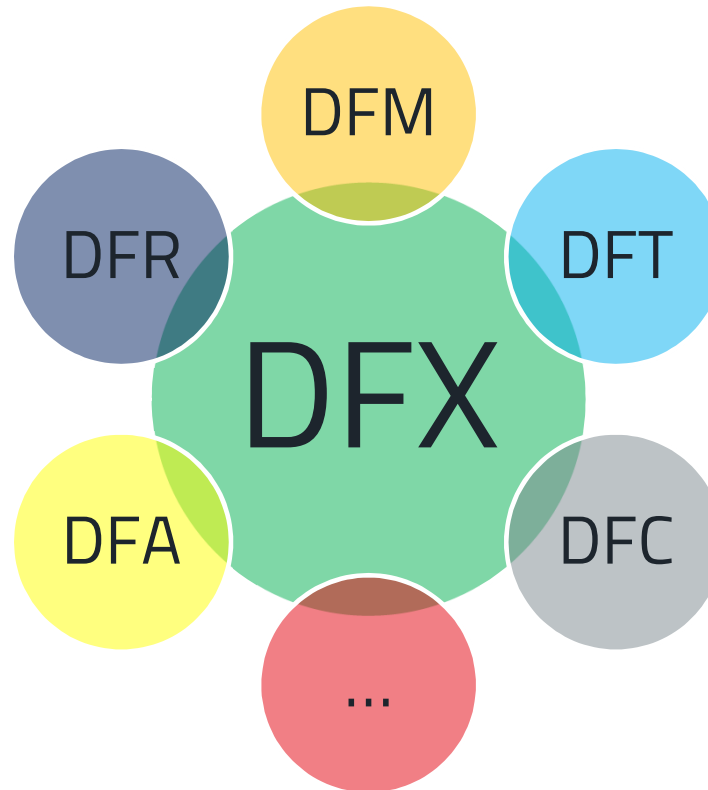


# FERTIGUNGSOPTIMIERTE LAYOUTERSTELLUNG

Design

- ... for manufacturing
- ... for test
- ... for cost
- ... for assembly
- ... for reliability

Hierzu sind Vorgaben des Kunden,  
die Kenntnis der Fertigungsstätte oder  
auch der Prüfanforderung wichtig.



## VERFÜGBARE TOOLS

- EDA
  - Allegro / OrCAD
  - Altium Designer
  - Siemens (Mentor)
  - Xpedition, PADS Standard Plus & Professional
- Analysen / Simulationen
  - HyperLynx SI / PI / Thermal 2.5
  - Ansys Icepak
  - Speedstack, Speedstack Flex, SI9000 Field Solver
- Mechanische Konstruktion
  - Solidworks

cādence®

**Altium**

**SIEMENS**

**DS** DASSAULT  
SYSTEMES



**Ansys**

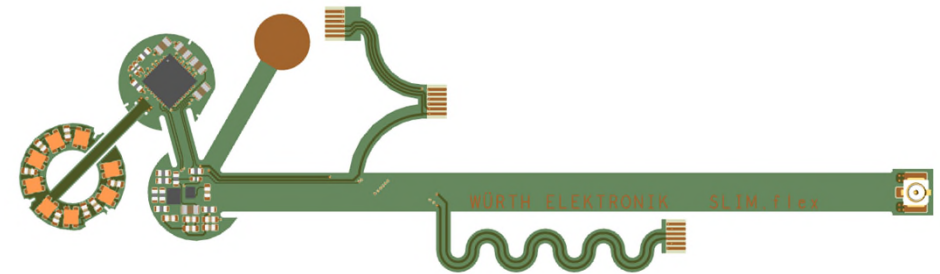
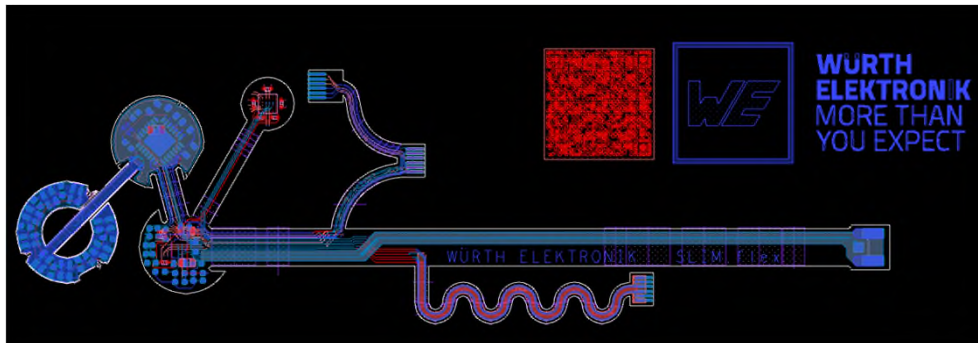
**Polar**®

# LEITERPLATTENDESIGN

Design Outline, Kollisionscheck

**Altium** **SIEMENS**  
cā dence®

- Zuerst müssen einige Randparameter geklärt oder bekannt sein, um die Kontur konstruieren zu können und das Floorplaning und die Grobplatzierung der mechanischen und elektrischen Schnittstellen und großvolumigen Komponenten durchführen zu können.
- Sobald dies geschehen ist, kann ein 3D-Modell der Baugruppe angefertigt werden. Auf dessen Basis können mögliche Kollisionen frühzeitig erkannt und eliminiert werden.
- Zusätzlich kann im Kundenauftrag ein Montagedummy angefertigt werden. So können Montagereihenfolgen und Abläufe rechtzeitig getestet und optimiert werden.

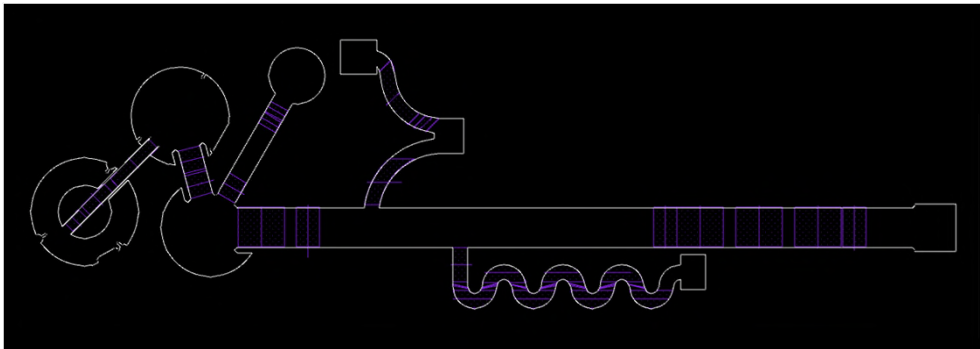


# LEITERPLATTENDESIGN

Design Outline, Kollisionscheck

**Altium** **SIEMENS**  
cadence®

- Wird eine komplex gefaltete Baugruppe entwickelt, müssen zusätzlich Biegelinien und -bereiche definiert werden.
- Meist sind mehrere rekursive Durchläufe nötig, bis die Baugruppe die endgültige Gestalt besitzt.



# SIMULATION UND VERIFIKATION (PRE AND POST-LAYOUT)

Signalintegrität (SI), Powerintegrität (PI) und EMV

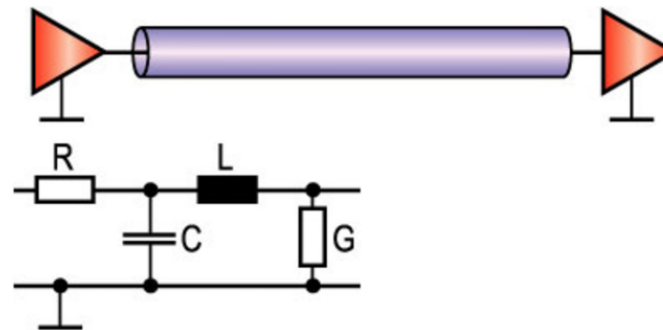


Si9000e Transmission  
Line Field Solver



HyperLynx SI/PI/  
Thermal 2.5

- Unter Signalintegrität versteht man die Qualität des zu übertragenden digitalen Signals vom Sender zum Empfänger
- Die schnellen Schaltflanken moderner Logikbausteine können selbst für Schaltungen mit niedrigen Taktfrequenzen ein Highspeed-Leiterplattenentwurf erfordern
- Parasitäre Effekte der Kupferstruktur auf der Leiterplatte können nicht mehr vernachlässigt werden
- Das elektrische Ersatzschaltbild für die Impedanz einer Leiterbahn enthält deshalb neben dem ohmschen Widerstand (R) und dem Leitwert (G) auch eine Induktivität (L) und die Kapazität (C). Bei der Bezugslage für die Kapazität und den Leitwert handelt es sich um die nächstgelegene Versorgungsspannungs- oder Masse-Lage

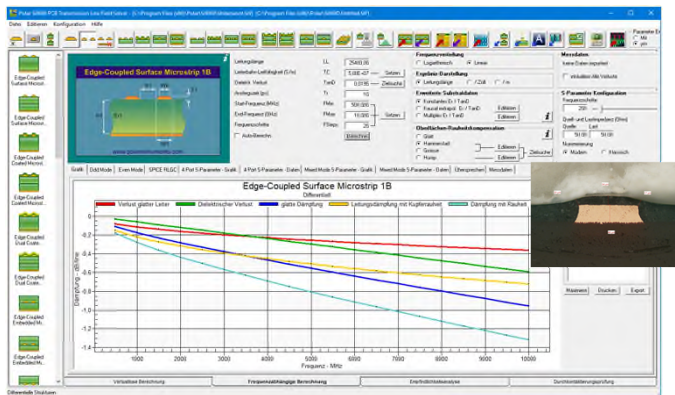




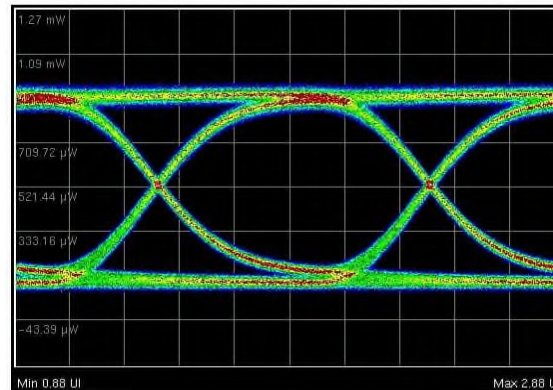
# UMSETZUNG IN DEN TOOLS

## Simulationen

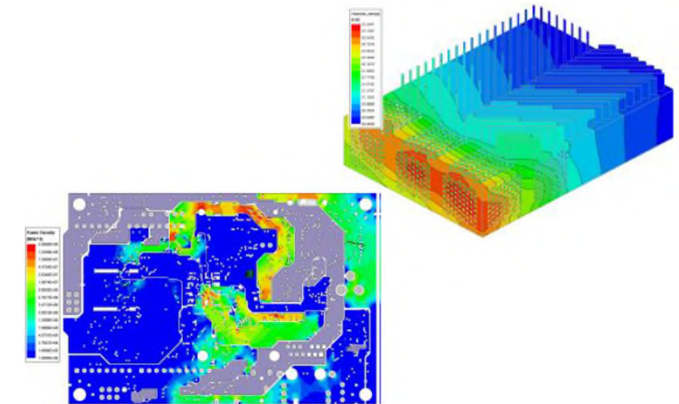
- Um einen störungsfreien Betrieb der Baugruppe zu gewährleisten sind verschiedenste Simulationen mittlerweile unerlässlich
- Zur Simulation der Signalintegrität (SI) sind genaue Parameter der Leiterplatte nötig. Neben Materialdaten wie dem  $\epsilon_r$  sind dies auch der Lagenaufbau sowie geometrische Informationen zu den Leiterbahnen nach dem Äzprozess
- Das Simulationsergebnis der Powerintegrität (PI), welche die Elektromagnetische Verträglichkeit (EMV) und somit auch die Konformität beeinflusst, zeigt beispielsweise Stromdichten und Spannungsabfälle auf



Impedanzberechnung /-simulation



Augendigramm als Qualitätskriterium für eine gute Datenübertragung

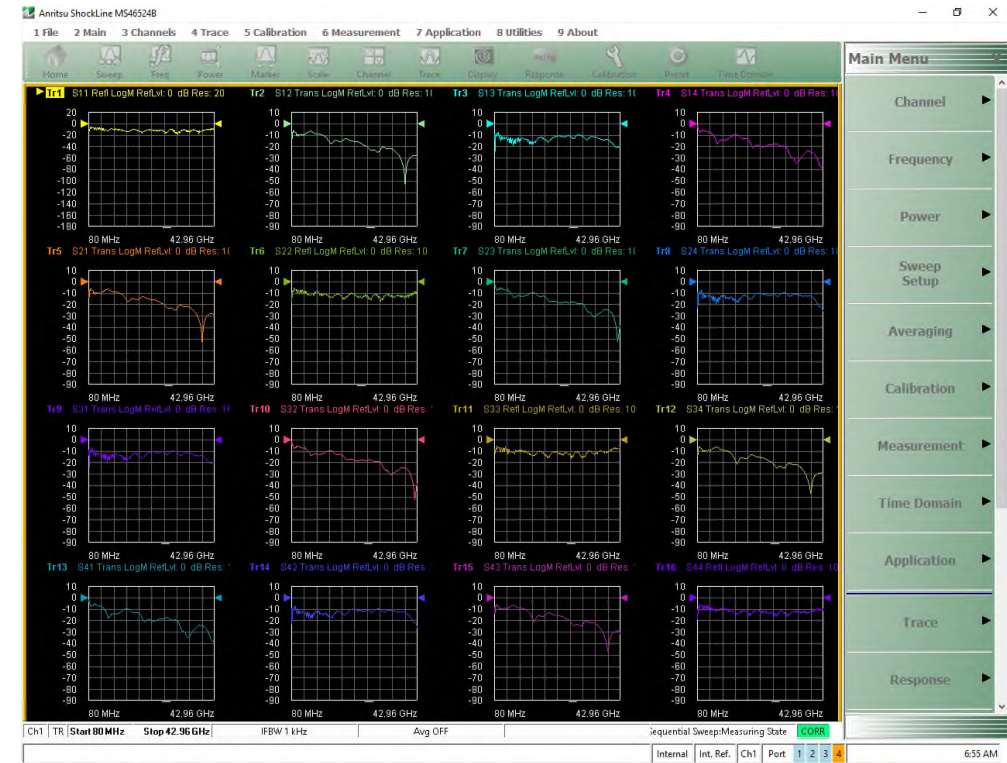
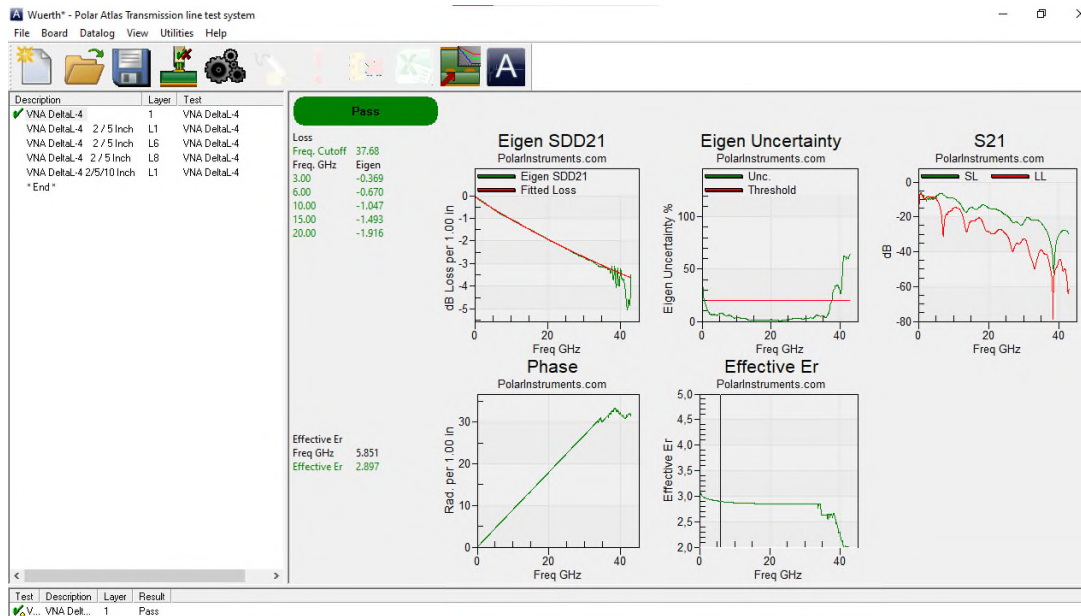


EMI Simulation der Baugruppe

# SIMULATION UND VERIFIKATION (PRE AND POST-LAYOUT)

## Messungen von Testcoupons

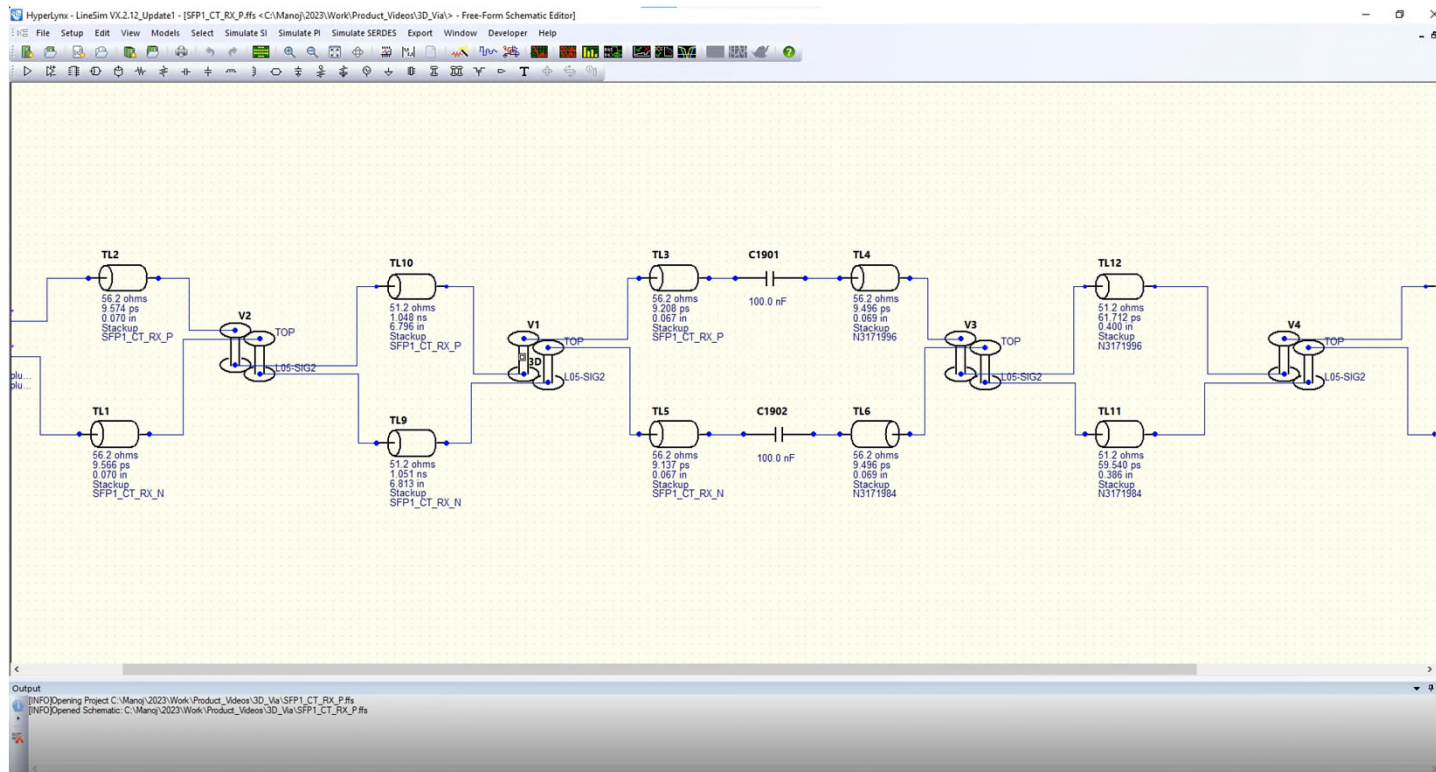
- Dämpfungs- und materialspezifische Parameter auf Basis des Delta-L 4 Verfahrens



# SIMULATION UND VERIFIKATION (PRE AND POST-LAYOUT)

Identifikation von Schwachstellen im Design

- z.B. Crosstalk, Reflexionen durch Fehlanpassung etc.



# SIMULATION UND VERIFIKATION (PRE AND POST-LAYOUT)

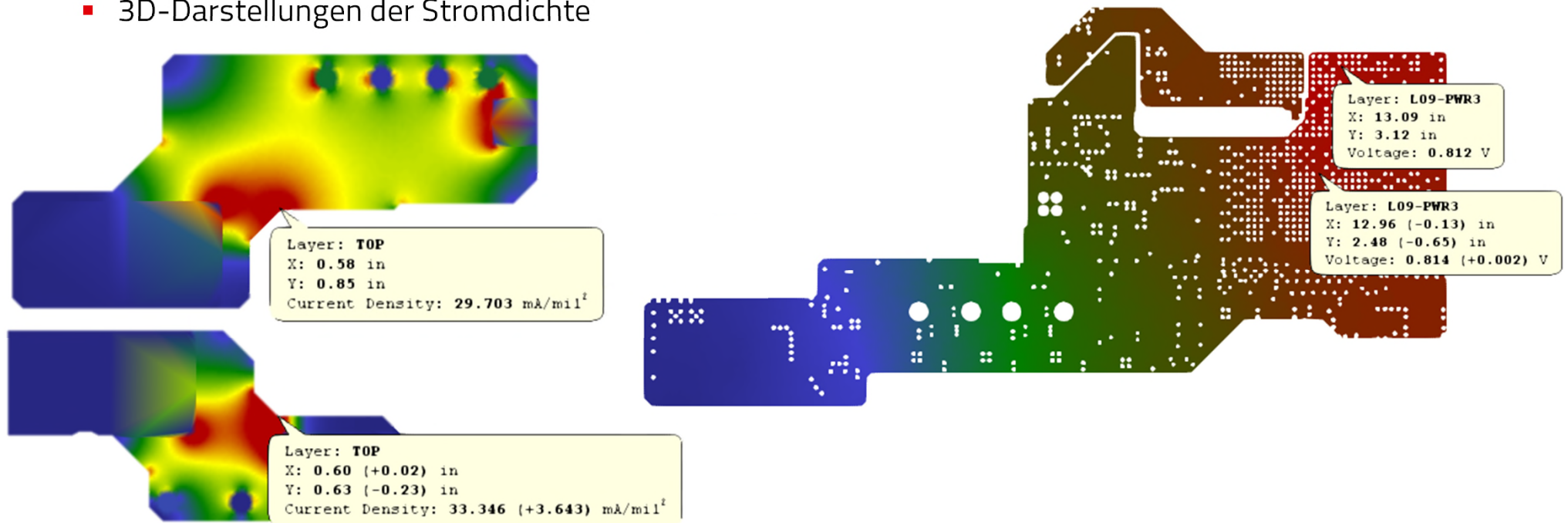
SIEMENS

HyperLynx SI/PI/

Thermal 2.5

## ▪ Powerintegrität (PI)

- Darstellung von Strom- und Spannungsverteilung sowie Leistungsverlustdichte
- 3D-Darstellungen der Stromdichte

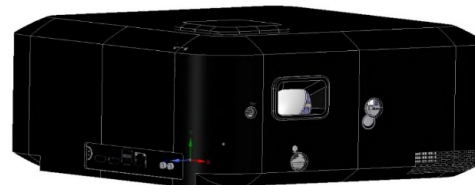
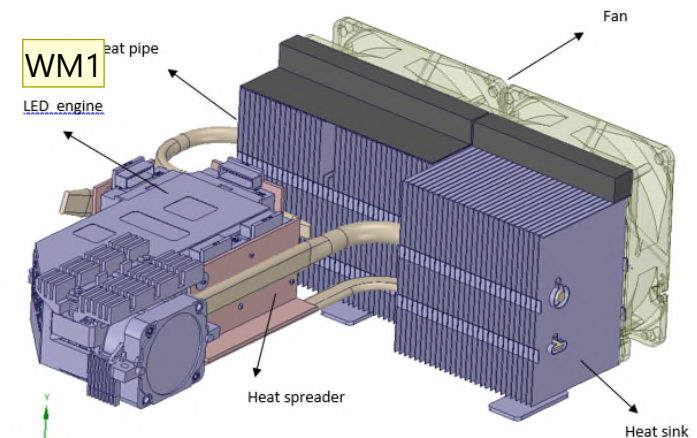
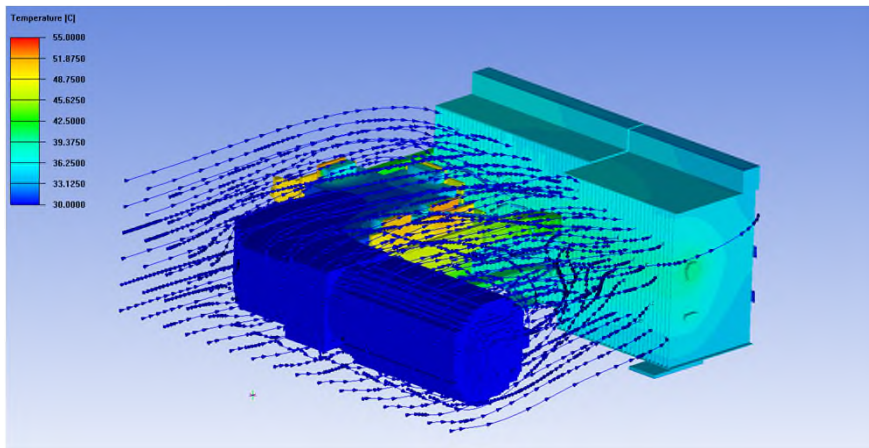


# SIMULATION UND VERIFIKATION (PRE AND POST-LAYOUT)

## ▪ Thermisch

- Thermisches Management auf Systemebene für IP XX Designs
- Kühlkörper- und Gehäuseoptimierung

**Ansys**  
Icepak



**WM1** Unterstreichung in Originalbild bitte entfernen und neu einfügen

Woehrle, Melanie; 15.01.2024

# MECHATRONIK-DESIGN

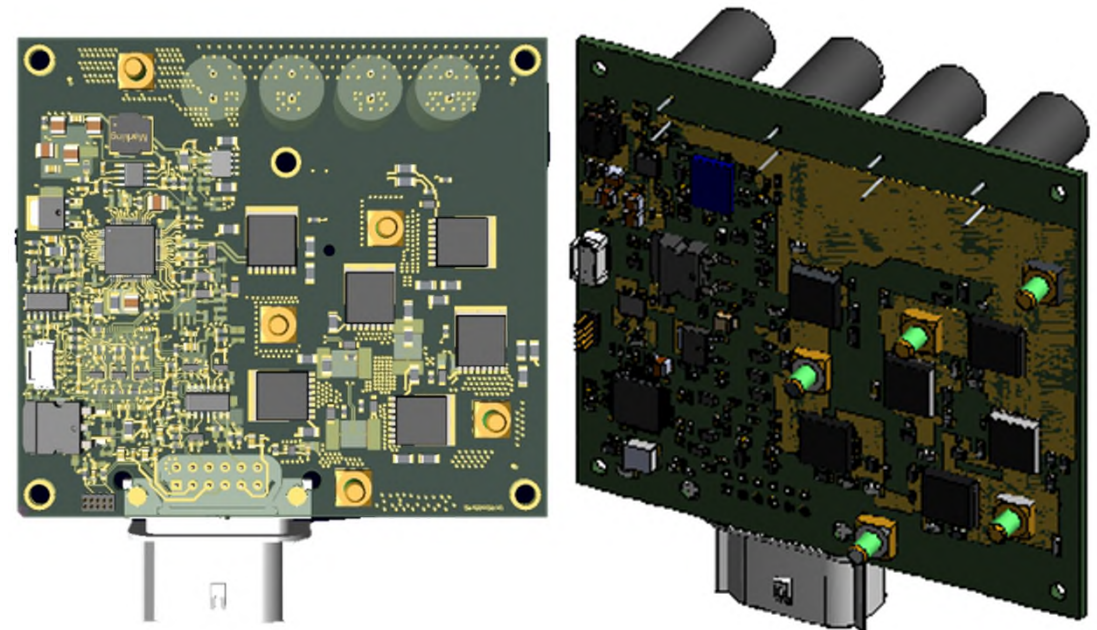
- Gehäusedesign
- Heatsink-Design
- Kollisionsprüfung



SI.No.	PART NAME	QTY
1	HEAT SINK	01
2	BOTTOM COVER	01
3	SEAL_1	01
4	SEAL_2	01
5	O-RING	01
6	TIM_1	01
7	TIM_2	01
8	TIM_3	01
9	M4 PAN HEAD SCREWS	04
10	PCB	01

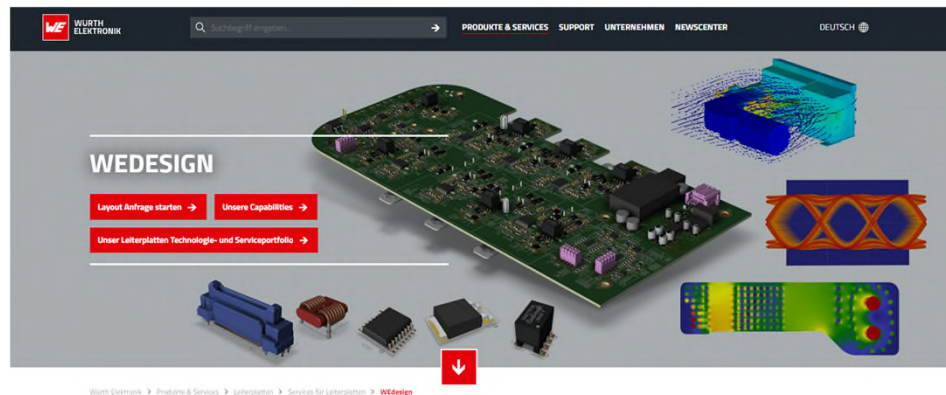
FOR REFERENCE ONLY

Werkstoff / material:	XXXX	Material / code:	4 : 5	Spezifikations / drawing reference:	XXXXXX
Bezeichnung / description:	ASSEMBLY	Norm / standard:	DIN ISO 2768 - mH	Zeichnungsnummer / drawing number:	XXXXXX
Gezeichnet / drawn:	21.04.22	Gezeichnet / drawn:	X, XXX	Blatt / page:	1
Geprüft / checked:	03.03.01	Geprüft / checked:	X, XXX	Blatt / page:	1
Kunde oder Lieferantennummer / customer or supplier part number:	XXXXXXXXXX	Kunde oder Lieferantennummer / customer or supplier part number:	XXXXXXXXXX	Maßstab / scale:	



# ONLINE-PRÄSENZ

Landing Page & Layout Anfrage starten



Würth Elektronik > Produkte & Services > Leiterplatten > Services für Leiterplatten > WEdesign

## Mehr als nur Leiterplattendesign

Damit Sie sich auf das Wichtige konzentrieren können!

Würth Elektronik hat über 50 Jahre Erfahrung in der Leiterplattenproduktion und ist Europas Nr. 1. Wer sollte also die Anforderungen an ein zuverlässiges und fertigungsgerechtes PCB Design besser kennen als wir?

Wir starten mit Ihrem Schaltplan und bieten Ihnen alles aus einem Guss. Dazu verfügen wir über umfangreiche Ressourcen und aktuelle Design-, Simulations- und Testwerkzeuge unterschiedlicher Hersteller und können Sie schnell und effizient unterstützen, beispielsweise bei Engpasssituationen.

- > Nutzen Sie unser **Dienstleistungsangebot**, konzentrieren Sie sich auf Ihr Kern-Know-how
- > Vermeiden Sie Projektverzögerungen, sparen Sie durch paralleles Arbeiten wertvolle Zeit
- > Schieben Sie kleinere Redesigns nicht mehr auf die lange Bank, **kontaktieren** Sie uns!



Unser WEdesign Dienstleistungsangebot

## Unser Dienstleistungsangebot im Detail

Fertigungsoptimierte Layouterstellung	▼
Simulation und Verifikation (Pre and Post-Layout)	▼
Bauteile-/Bibliotheksanlage	▼
Mechatronik-Design	▼
Leiterplatten-Herstellung	▼
Weitere Dienstleistungen	▼

## Unser Know-how - Ihr Profit!

Profitieren Sie vom Know-how unserer Leiterplattenspezialisten:innen

- > Deutsche Ansprechpartner:innen
- > Wir verfügen immer über die neuesten Software-Versionen
- > Damit wir kompatibel sind, setzen wir nach Absprache für Ihr Projekt auch ältere Versionen ein
- > Direkte Abstimmung und Klärung zwischen Entwicklung und Leiterplattenfertigung, Vermeidung von Korrekturschleifen mit Kosten und Zeitaufwand
- > Verbesserung der Zuverlässigkeit
- > Design-to-Cost: Kostenoptimiertes Leiterplatten-Design mit guten Produktions- und Fertigungsdaten
- > Bei Bedarf starten wir auch mit Ihrer Stück- und Netzliste



# ANFRAGEN

- Via Anfrageformular ([Link](#)) auf der Webseite
  - Anfrage kommt bei WEdesign Team an und wird direkt bearbeitet
- Anfrage per Mail ([WEdesign@we-online.com](mailto:WEdesign@we-online.com))
- Anfrage auch direkt über Außendienst möglich
  
- Bei Standardanfragen und abgeschlossener Datenklärung in wenigen Tagen bis zum Angebot

The screenshot shows the 'Ihre WEdesign Anfrage' (Your WEdesign Request) form on the WURTH ELEKTRONIK website. The form includes a search bar at the top with the text 'Suchbegriff eingeben...'. Below the search bar, there are navigation links for 'PRODUKTE & SERVICES', 'SUPPORT', 'UNTERNEHMEN', and 'NEWSCENTER', along with a 'DEUTSCH' language selector. The main form area is titled 'Ihre WEdesign Anfrage' and contains several sections: 1. 'Projektname / Projektnummer \*' with a text input field containing 'Cabinet Top 1.1'. 2. A note: 'Ich möchte eine Layout-Erstellung im folgenden Format anfragen (bitte Schematic und BOM beistellen)'. 3. Radio button options for software versions: 'Allegro, Version 17.2/17.4', 'OrCad, Version 17.2/17.4', 'PADS Standard Plus', 'PADS Professional', and 'Altium, Version 22'. 4. A text area for 'Hinweise zum Layout bzw. zur Version:'. 5. A note: 'Bitte bieten Sie mir eine Analyse im folgenden Format an (Mehrfachauswahl möglich):'. 6. Checkable options for analysis types: 'SI Signal Integrity (post and pre analysis)', 'PI Power Integrity', and 'TA Thermal Analysis'. 7. A note: 'Ich benötige außerdem Informationen zu:'. 8. Checkable options for additional information: 'Footprints / 3D-Modelle' and 'Dokumentation / Pläne / Lagenaufbauten'. 9. A text area for 'Hinweise zu den gewünschten Analysen bzw. den gewünschten Informationen:'. 10. A footer note: 'Bitte senden Sie uns alle relevanten Dateien als ZIP-komprimierten Ordner. Je vollständiger Ihre Informationen sind, desto schneller können wir Ihr persönliches Angebot erstellen. Bitte beachten Sie die maximale Upload-Größe von 100 MB.\*'



**WÜRTH ELEKTRONIK**  
**CIRCUIT BOARD TECHNOLOGY**

Wir sind Ihr sicherer Partner – heute und in Zukunft !