

# Zuverlässigkeit von Leiterplatten

Webinar am 6. Dezember 2016

Referent: Andreas Schilpp



# Reliability

# Inhalte

**1**

- **Zuverlässigkeit**

**2**

- **Lebenszyklus einer Leiterplatte**

**3**

- **Stellschrauben für Zuverlässigkeit**

**1**

- **Zuverlässigkeit**

**2**

- Lebenszyklus einer Leiterplatte

**3**

- Stellschrauben für Zuverlässigkeit

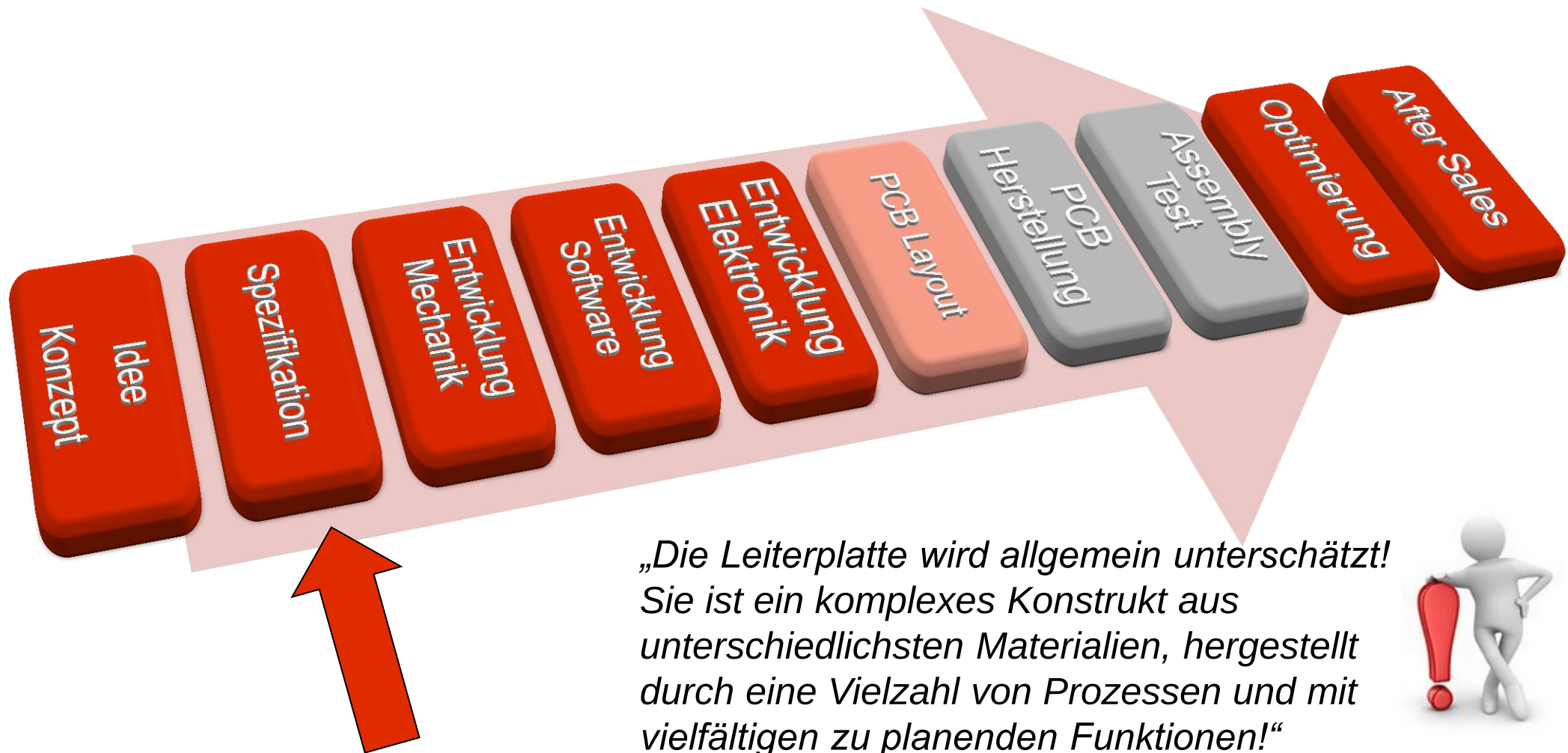
# Zuverlässigkeit – eine Definition



„Beschaffenheit einer Einheit bezüglich ihrer Eignung, während oder nach vorgegebenen Zeitspannen bei **vorgegebenen Anwendungsbedingungen** die Zuverlässigkeitsforderung zu erfüllen.“ (DIN 40041:1990-12)



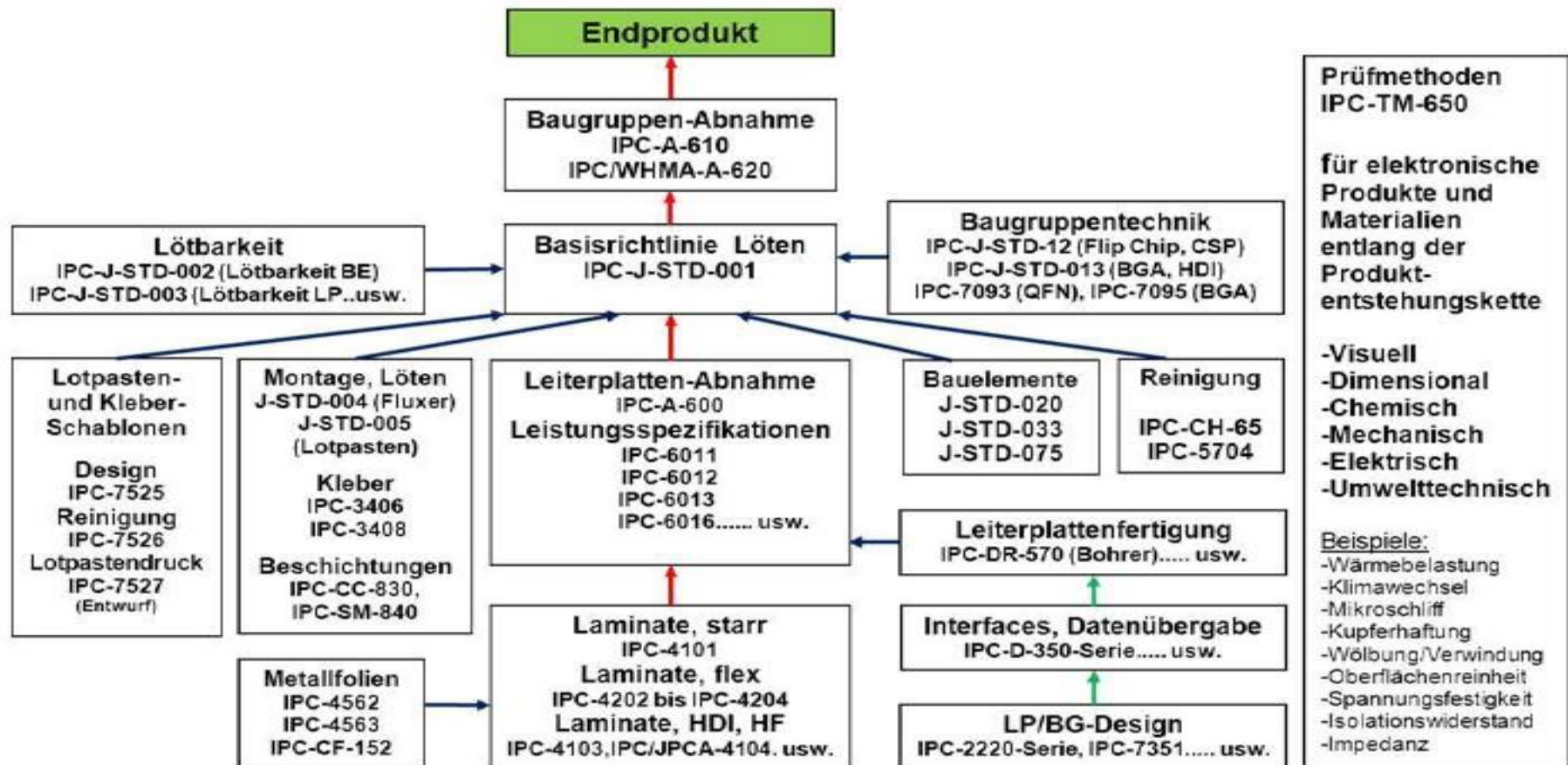
# Design Chain Elektronikentwicklung



**vorgegebene Anwendungsbedingungen → Spezifikation**

# IPC Standards

## IPC-Richtlinien in der Produktentstehung

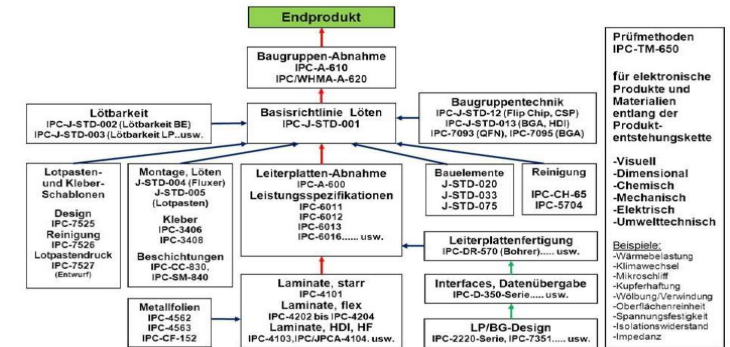


Copyright FED e.V. Stand: 14.12.2011

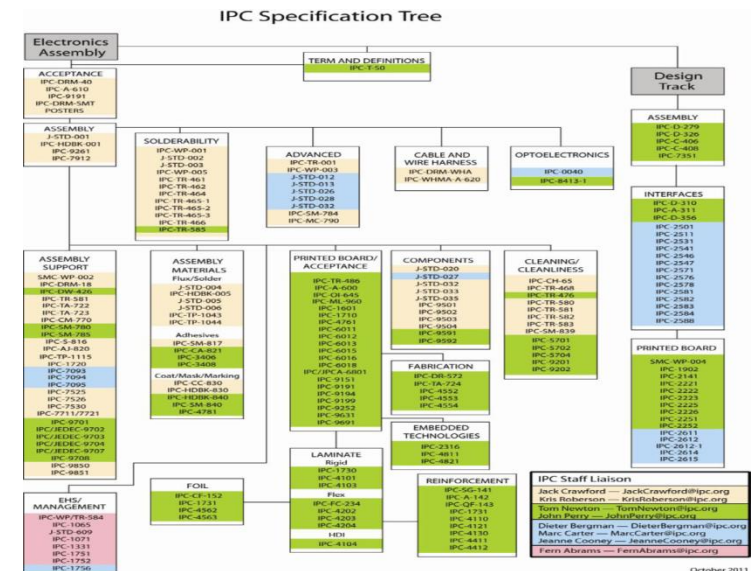
## Klassifizierung nach IPC

- Klasse 1 — Hierzu gehören Produkte von **begrenzter Nutzungsdauer** für Anwendungen, bei denen die Hauptforderung die Funktion des vollständigen Produktes ist.
- Klasse 2 — Hierzu gehören Produkte, an die höhere Ansprüche hinsichtlich Dauerleistung und Nutzungsdauer gestellt werden und für die **unterbrechungsfreier Betrieb erwünscht** wird, aber keine Bedingung ist.
- Klasse 3 — Hierzu gehören Produkte, bei denen **kontinuierliche hohe Funktionssicherheit Bedingung** ist, zudem müssen sie auf Abruf funktionieren. Funktionsausfall ist nicht zulässig. Das Produkt muss funktionieren, wenn es benötigt wird.

### IPC-Richtlinien in der Produktentstehung



Copyright FED e.V. Stand: 14.12.2011



October 2011

**1**

- Zuverlässigkeit

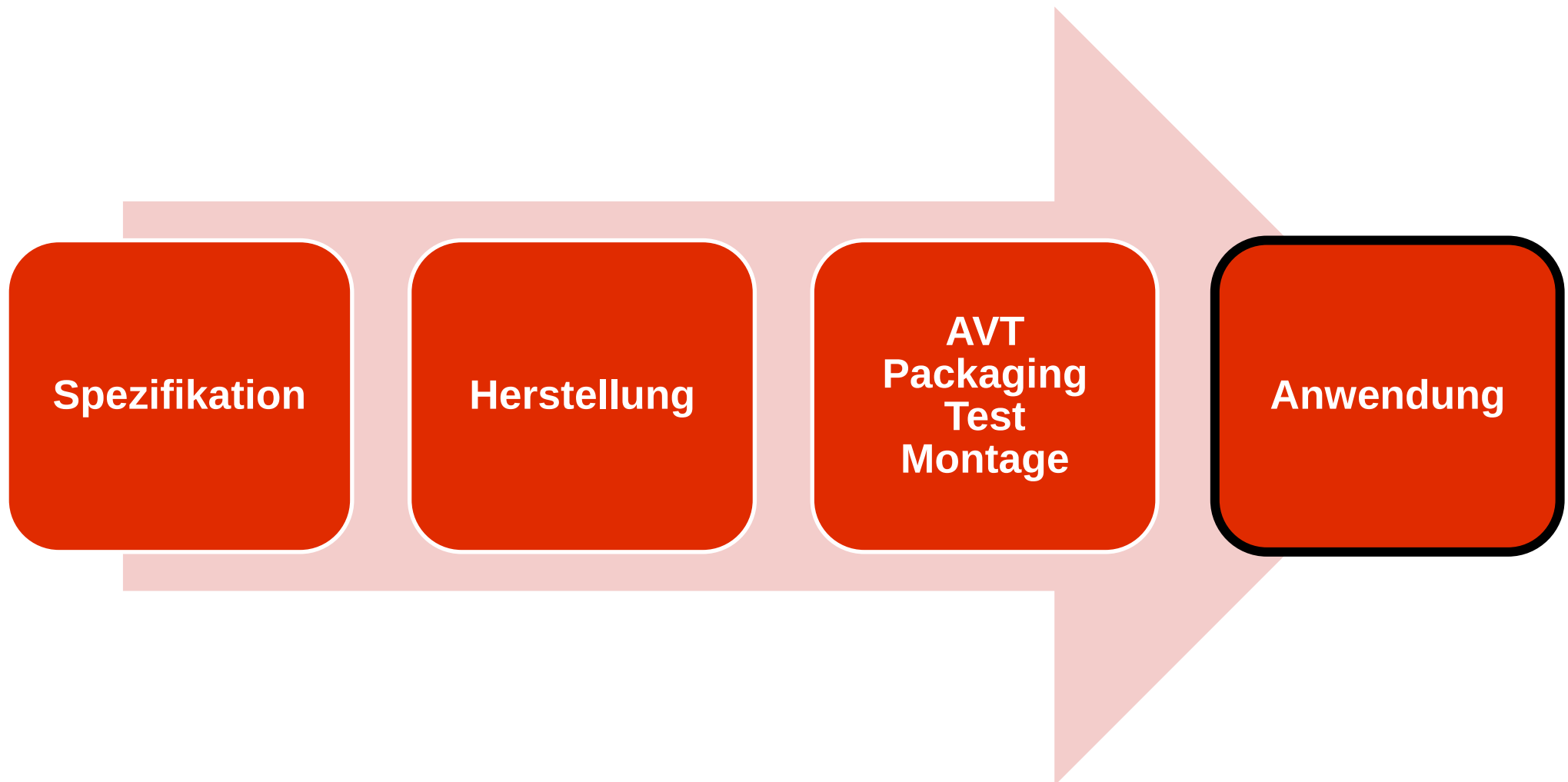
**2**

- **Lebenszyklus einer Leiterplatte**

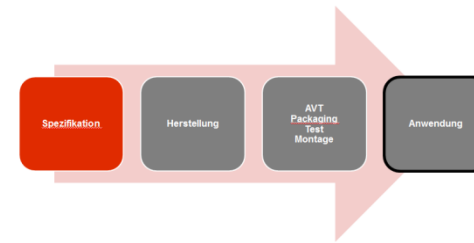
**3**

- Stellschrauben für Zuverlässigkeit

# Lebenszyklus einer Leiterplatte

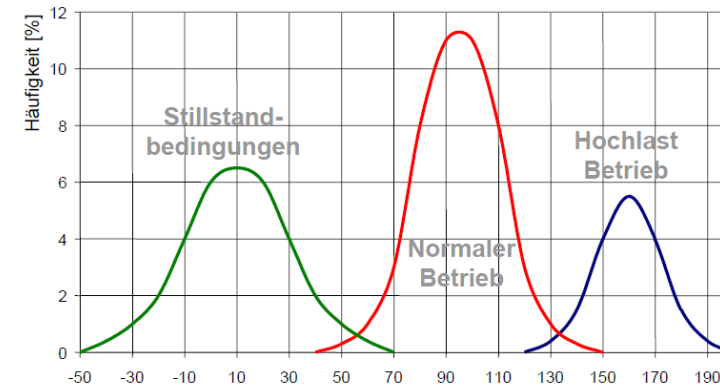


# Lebenszyklus einer Leiterplatte



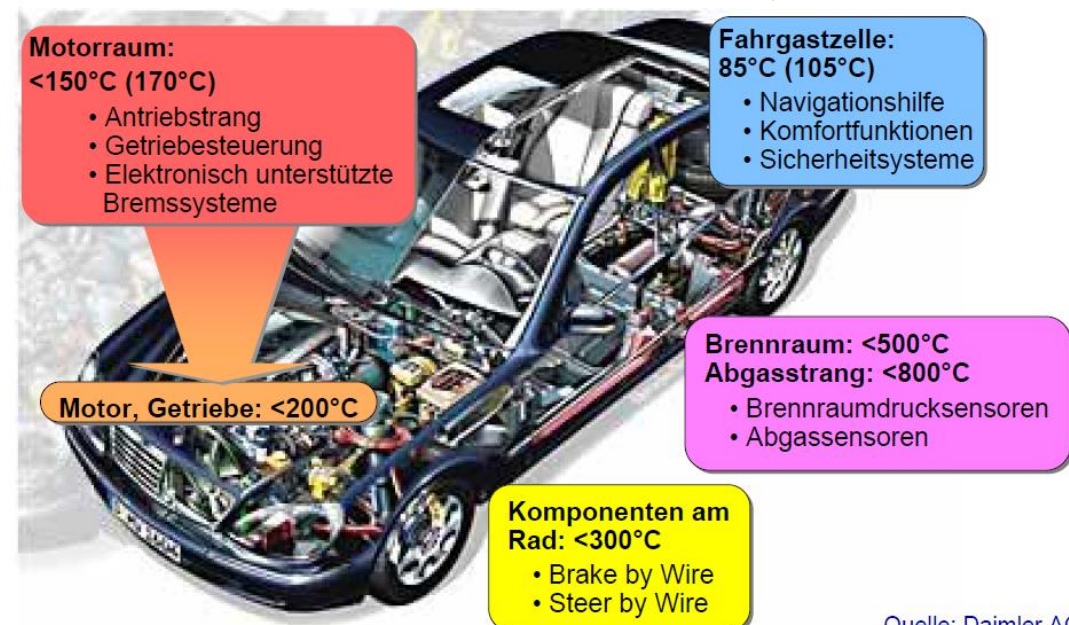
## Spezifikation

- Funktionen
  - Zeitintervall, Belastungskollektive
  - Anwendungsbedingungen
- 
- ➔ Material
  - ➔ Technologie
  - ➔ AVT (Aufbau-&Verbindungstechnik)
  - ➔ funktionelle Oberfläche
  - ➔ Designregeln
  - ➔ Mechanik, Gehäuse, Montage
  - ➔ Entwärmung
  - ➔ .....
- 
- ➔ Test und Qualifikation



Für Temperatur-, Feuchtigkeits- und mechanische Schwingungsbelastungen sollte ein realistisches Belastungskollektiv mit den Auftrittshäufigkeiten bezogen auf die Betriebszeit aufgestellt werden.

Quelle: Daimler AG



Quelle: Daimler AG

# Lebenszyklus einer Leiterplatte



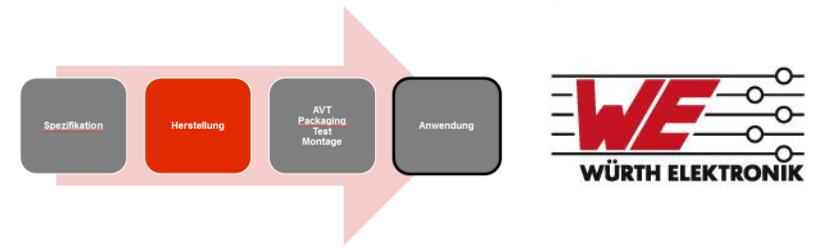
## Herstellung

- gemäß IPC-A-600
  - Klasse 2 (Standard, Industrie)
  - Klasse 3 (erhöhte Anforderungen)
- Material gemäß IPC-4 \_ \_ \_
  - IPC4101 für starres Material
  - IPC4102/03/04 für flexibles Material
- IPC-SM-840 für Lötstopplack
- qualifizierte Prozesse
- E-Test, Impedanzprüfung
- Abnahmeprüfzeugnis (CoC)
- Erstmusterprüfung (FAIR)
- PPAP (Production Part Approval Process)



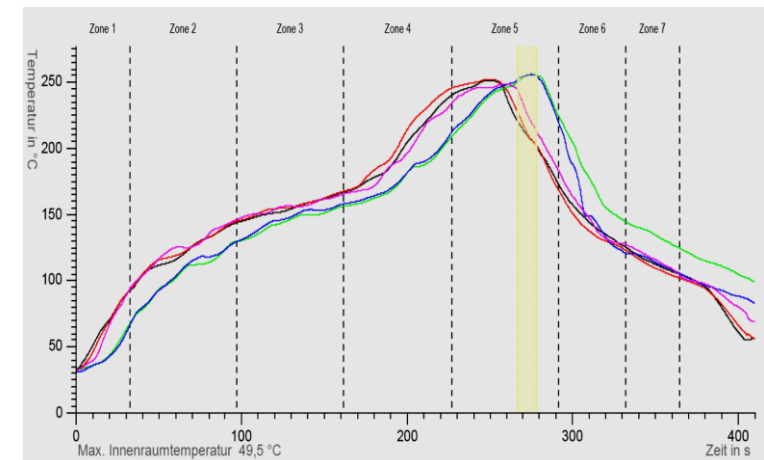
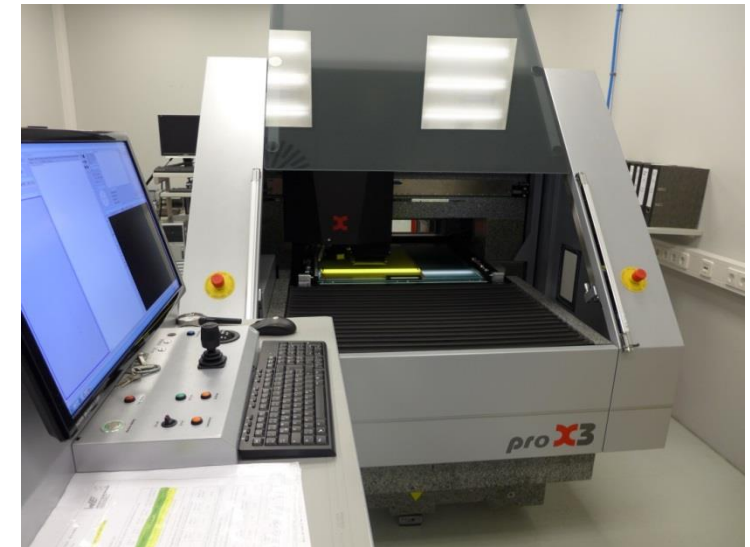
# Lebenszyklus einer Leiterplatte

## Herstellung



### Material- und Prozessqualifikation

- Mikroschliffe, optische Prüfungen von Schichtdicken und Integrität
- Maßhaltigkeit
- Lötstopmmaske
  - Haftung
  - Isolation
  - Lösemittelbeständigkeit
  - Oberflächenenergie
- Kupferhaftung Oberfläche / PTH
- Registration der Lagen
- Tg / delta Tg
- CTE(z)
- Lötfähigkeit, Test nach JEDEC-020C
- Lötstress (Solder Dip Test)
- Sauberkeit
- .....



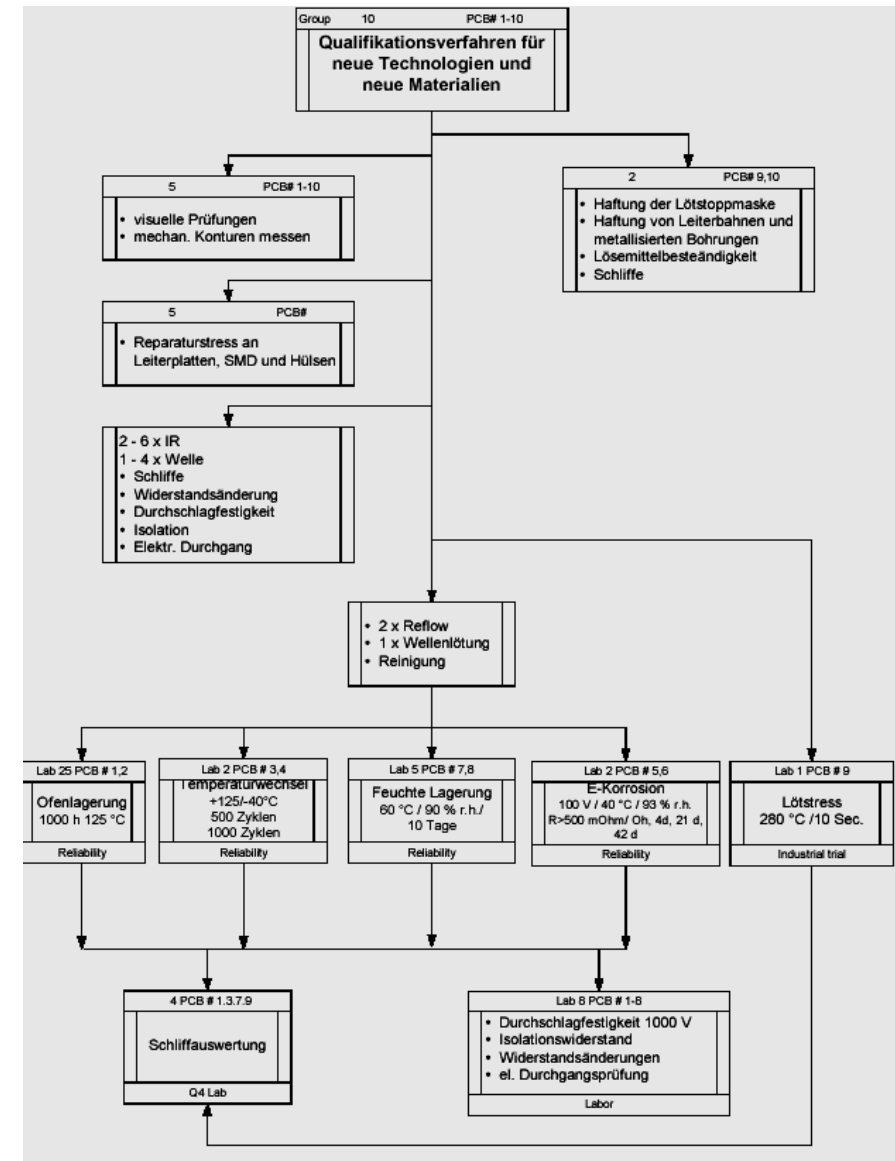
# Lebenszyklus einer Leiterplatte

## Herstellung



## Zuverlässigkeitsuntersuchungen bei Material- und Prozessqualifikationen

- Lötschocktest
- Ofenlagerung 1000 Std. bei 125°C
- Temperaturwechseltest , z.B.
  - TWT 1000 Zyklen
  - IST 200 Zyklen
- Feuchtelagerung – Isolationsprüfung



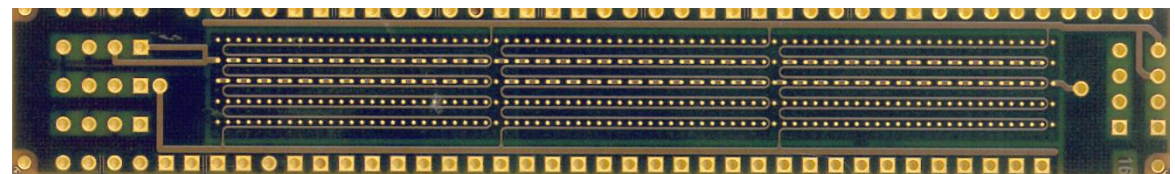
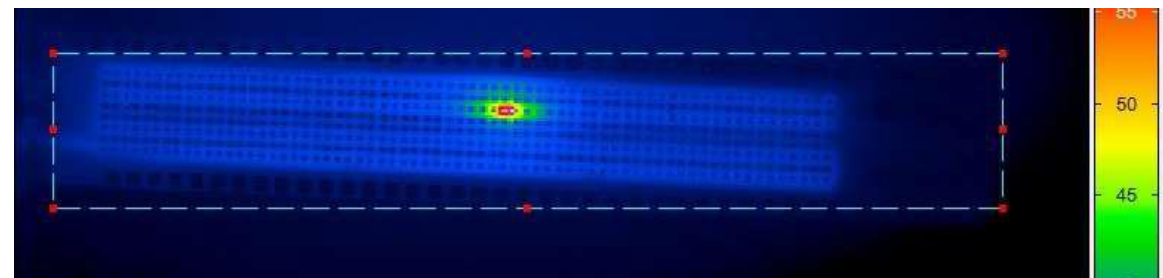
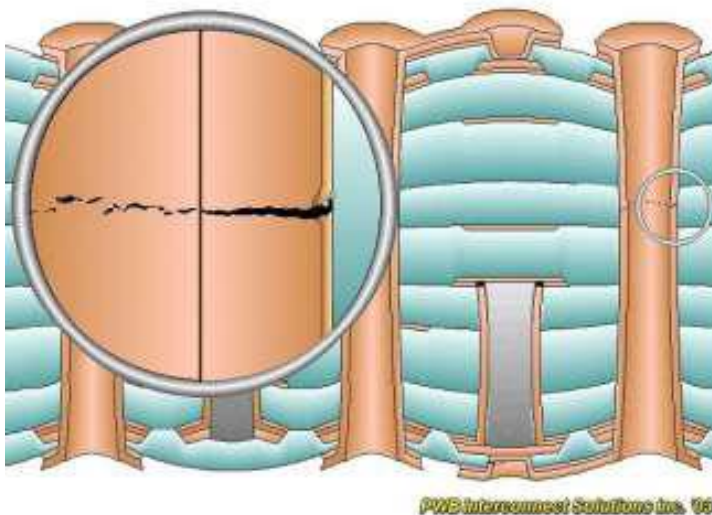
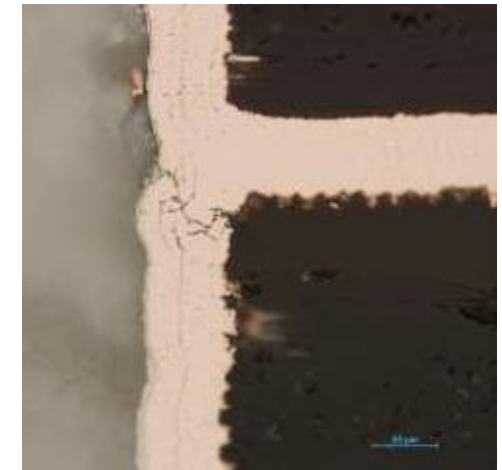
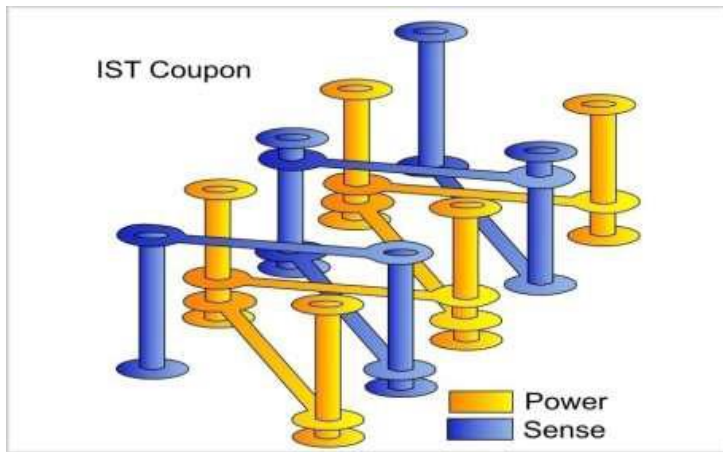
# Lebenszyklus einer Leiterplatte

## Herstellung



### IST – Interconnect Stress Test

Standardisiert in IPC-TM650.2.6.26



# Lebenszyklus einer Leiterplatte

## Herstellung



**2008**

## Test Report

### High Temperature Exposure

Applicant: Würth Elektronik GmbH & Co. KG

Kind of Product: WE-Testboards

Model: 2F-Technology

Manufacturer: Würth Elektronik GmbH & Co. KG  
Circuit Board Technology  
Salzstrasse 21  
74676 Niedermhall  
Germany

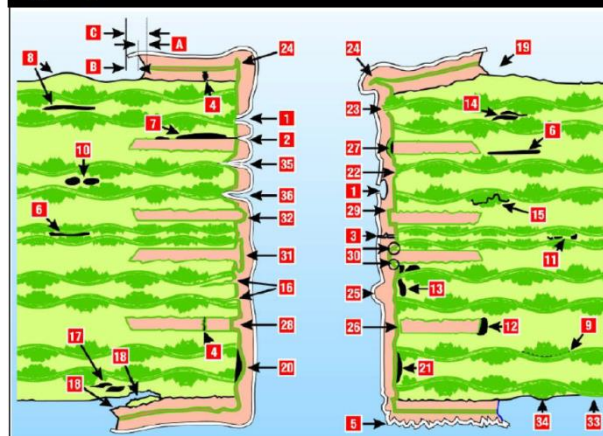
Test results Environmental Simulation Tests

Find test summary on page 7

Referee: Dirk Knorr  
Company: Würth Elektronik eiSos GmbH & Co. KG  
Date of issue: 04.09.2007

**WE**  
WÜRTH ELEKTRONIK

Typical phenomena in cross sections of Plated Through Holes



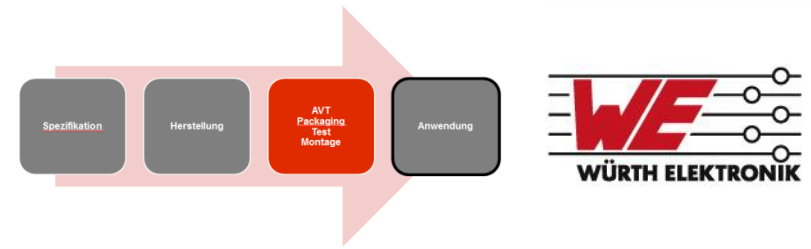
### Cross Sections

High\_Temperature\_Exposure

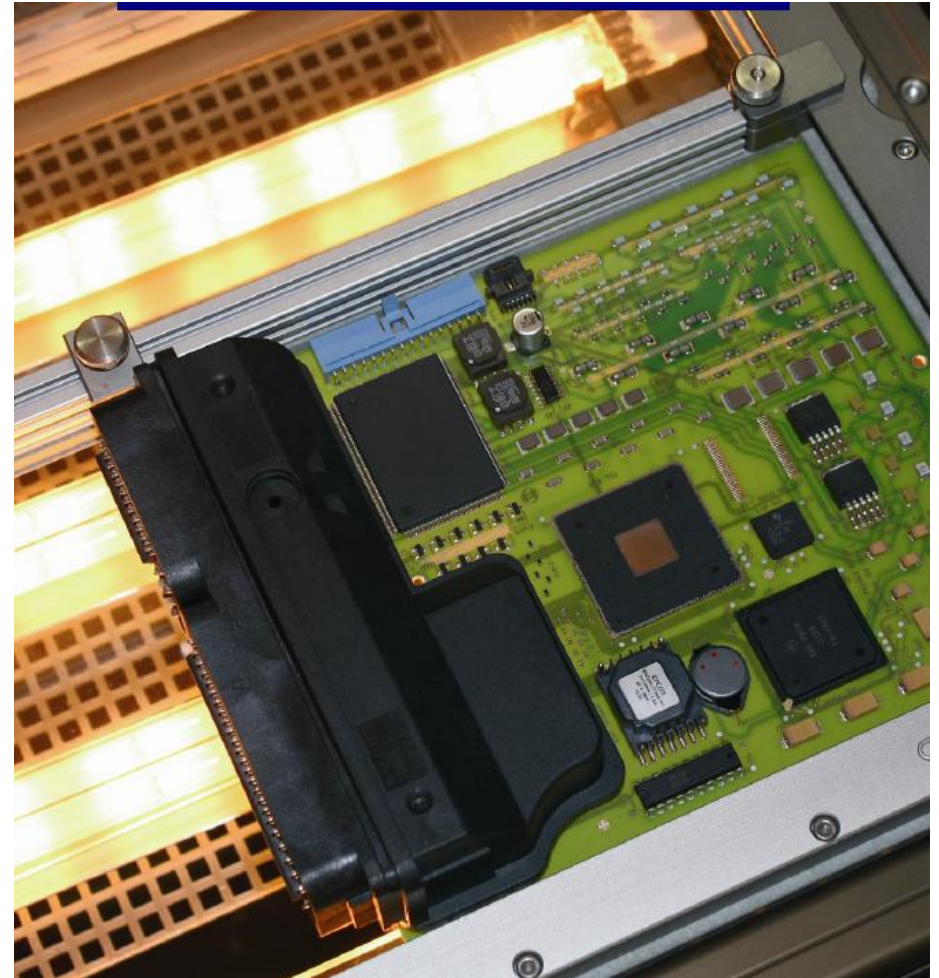
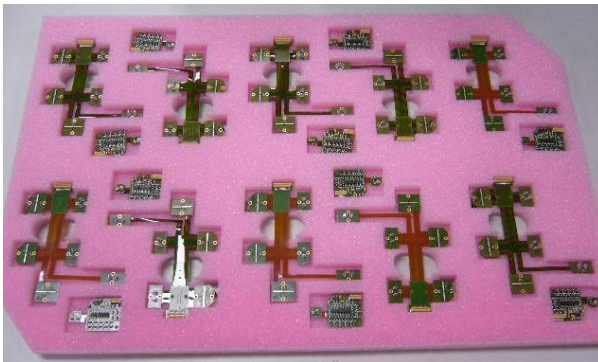
Würth Elektronik eiSos GmbH & Co. KG, Max-Eyth-Str. 1, D-74638 Wiedenbrunn  
Tel.: ++49 (0) 7342 / 940-0, Fax.: ++49 (0) 7342 / 940-460

Page 14 of 14

# Lebenszyklus einer Leiterplatte Weiterverarbeitung

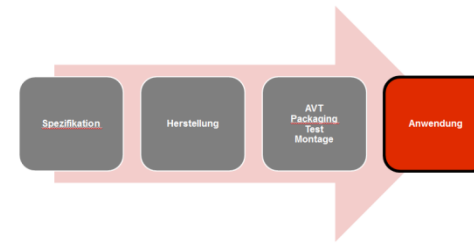


- Bestückung
- Lötén
  - Welle / Reflow / selektiv / Hand
- Reinigung
- Test
- Vereinzeln
- Coating
- Lagerung
- Transport



# Lebenszyklus einer Leiterplatte

## Anwendung



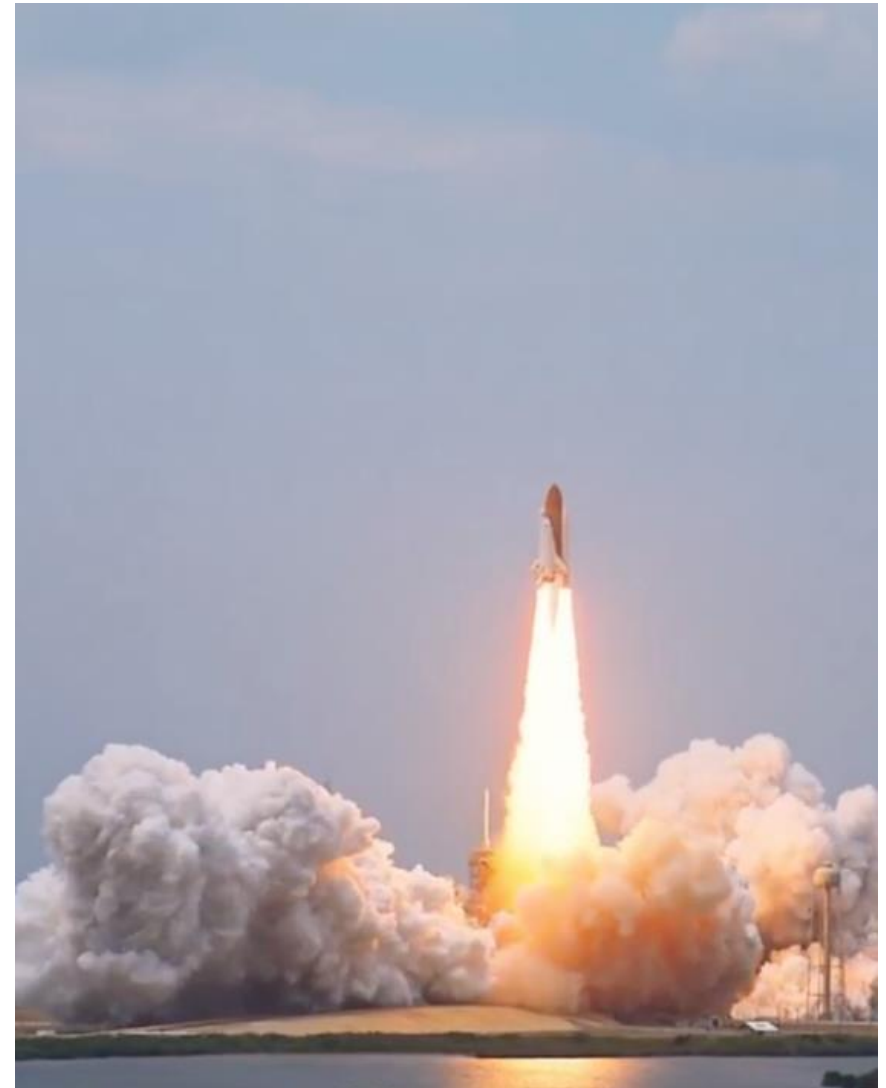
### Belastungsarten (einzeln, kombiniert)

1. Klimatische Beanspruchung ( $\vartheta$ , rF)
2. Mechanische Beanspruchung
3. Chemische Beanspruchung, UV, Strahlung
4. Staub, Festkörper, Flüssigkeiten
5. Elektrische Beanspruchungen (Strom, Spannung, EMV)

- ➔ Modelle, Berechnungen, Simulationen
- ➔ Testmethoden, Versuchsplanung

### ZIEL:

- hohe Aussagesicherheit
- gleichzeitig guter Beschleunigungsfaktor (schnelles Ergebnis)



# IPC-TM-650 2.6 TEST METHODS MANUAL



ASSOCIATION CONNECTING  
ELECTRONICS INDUSTRIES

2215 Sanders Road  
Northbrook, IL 60062-6135

## IPC-TM-650 TEST METHODS MANUAL

### 2.1 Visual Test Methods

### 2.2 Dimensional Test Methods

### 2.3 Chemical Test Methods

### 2.4 Mechanical Test Methods

### 2.5 Electrical Test Methods

### 2.6 Environmental Test Methods

|                                                     |          |
|-----------------------------------------------------|----------|
| Number<br><b>2</b>                                  |          |
| Subject<br><b>Printed Wiring Board Test Methods</b> |          |
| Date<br><b>11/98</b>                                | Revision |
| Originating Task Group<br><b>N/A</b>                |          |

# IPC-TM-650 2.6 TEST METHODS MANUAL

- 2.6.1E Fungus Resistance Printed Wiring Materials
- 2.6.1.1 Fungus Resistance – Conformal Coating
- 6.2C Moisture Absorption, Flexible Printed Wiring
- 2.6.2.1A Water Absorption, Metal Clad Plastic Laminates
- 2.6.3E Moisture and Insulation Resistance, Printed Boards
- 2.6.3.1D Moisture and Insulation Resistance - Solder Mask
- 2.6.3.4 Moisture and Insulation Resistance – Conformal Coating
- 2.6.3.2B Insulation and Moisture Resistance, Flexible Base Dielectric
- 2.6.3.3A Surface Insulation Resistance, Fluxes
- 2.6.4A **Outgassing**, Printed Boards
- 2.6.5C **Physical Shock**, Multilayer Printed Wiring
- 2.6.6B **Temperature Cycling**, Printed Wiring Board
- 2.6.7A **Thermal Shock and Continuity**, Printed Board
- 2.6.7.1 Thermal Shock—Polymer Coatings
- 2.6.7.2A Thermal Shock, Continuity and Microsection, Printed Board
- 2.6.7.3 Thermal Shock – Solder Mask
- 2.6.8D **Thermal Stress, PTH** (Plated-Through-Holes)
- 2.6.8.1 Thermal Stress, Laminate
- 2.6.9A **Vibration**, Rigid Printed Wiring



ASSOCIATION CONNECTING  
ELECTRONICS INDUSTRIES

2215 Sanders Road  
Northbrook, IL 60062-6135

## IPC-TM-650 TEST METHODS MANUAL

# IPC-TM-650 2.6 TEST METHODS MANUAL

- 2.6.9.1 Test to Determine Sensitivity of Electronic Assemblies to Ultrasonic Energy
- 2.6.9.2 Test to Determine Sensitivity of Electronic Components to Ultrasonic Energy
- 2.6.10A X-Ray (Radiography), Multilayer Printed Wiring Board Test Methods
- 2.6.11 Hydrolytic Stability Solder Mask
  - 2.6.11.1 Hydrolytic Stability – Conformal Coating
- 2.6.12 Temperature Testing, Flexible Flat Cable
- 2.6.13 Assessment of Susceptibility to Metallic Dendritic Growth: Uncoated Printed Wiring
- 2.6.14 C Resistance to Electrochemical Migration, Solder Mask
  - 2.6.14.1 **Electrochemical Migration** Resistance Test
- 2.6.15B Corrosion, Flux
- 2.6.16 Pressure Vessel Method for Glass Epoxy Laminate Integrity
  - 2.6.16.1 Moisture Resistance of High Density Interconnection (HDI) Materials Under High Temperature and Pressure (Pressure Vessel)
- 2.6.17 Hydrolytic Stability, Flexible Printed Wiring
- 2.6.18A **Low Temperature Flexibility**, Flexible Printed Wiring Materials
- 2.6.19 Environmental and Insulation Resistance Test of Hybrid Ceramic Multilayer Substrate Boards
- 2.6.23 Test Procedure for Steam Ager Temperature Repeatability
- 2.6.26 DC Current Induced Thermal Cycling Test

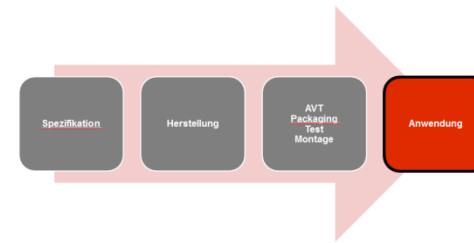


2215 Sanders Road  
Northbrook, IL 60062-6135

## IPC-TM-650 TEST METHODS MANUAL

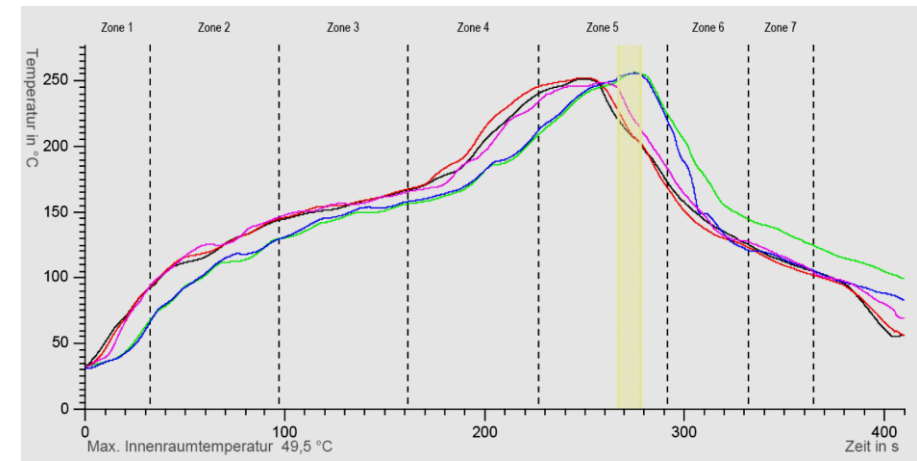
# Lebenszyklus einer Leiterplatte

## Anwendung



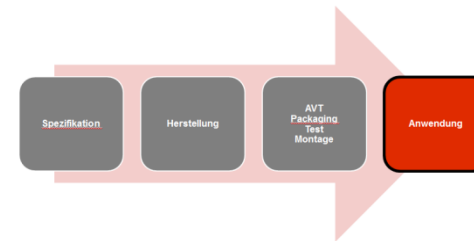
## Zuverlässigkeitstests „nackte“ Leiterplatte

- immer mit „Pre Conditioning“
  - Trocknung
  - Reflow / Welle / selektiv / Hand
- Ofenlagerung (1.000h @ 125°C)
- TWT (-40°C .... 125 / 140 / 150°C)
- IST / Einzelviatetest
- Feuchte Lagerung (60°C @ 90% r.F.)
- E-Korrosion (100V / 40°C / 93% r.F.)
- SIR (Surface Isolation Resistance)
- CAF (Cathodic Anodic Filament)
- Salzsprühnebel
- Schadgas
- Strahlung (z.B. UV- , radioaktive)
- Ausgasung unter Vakuum

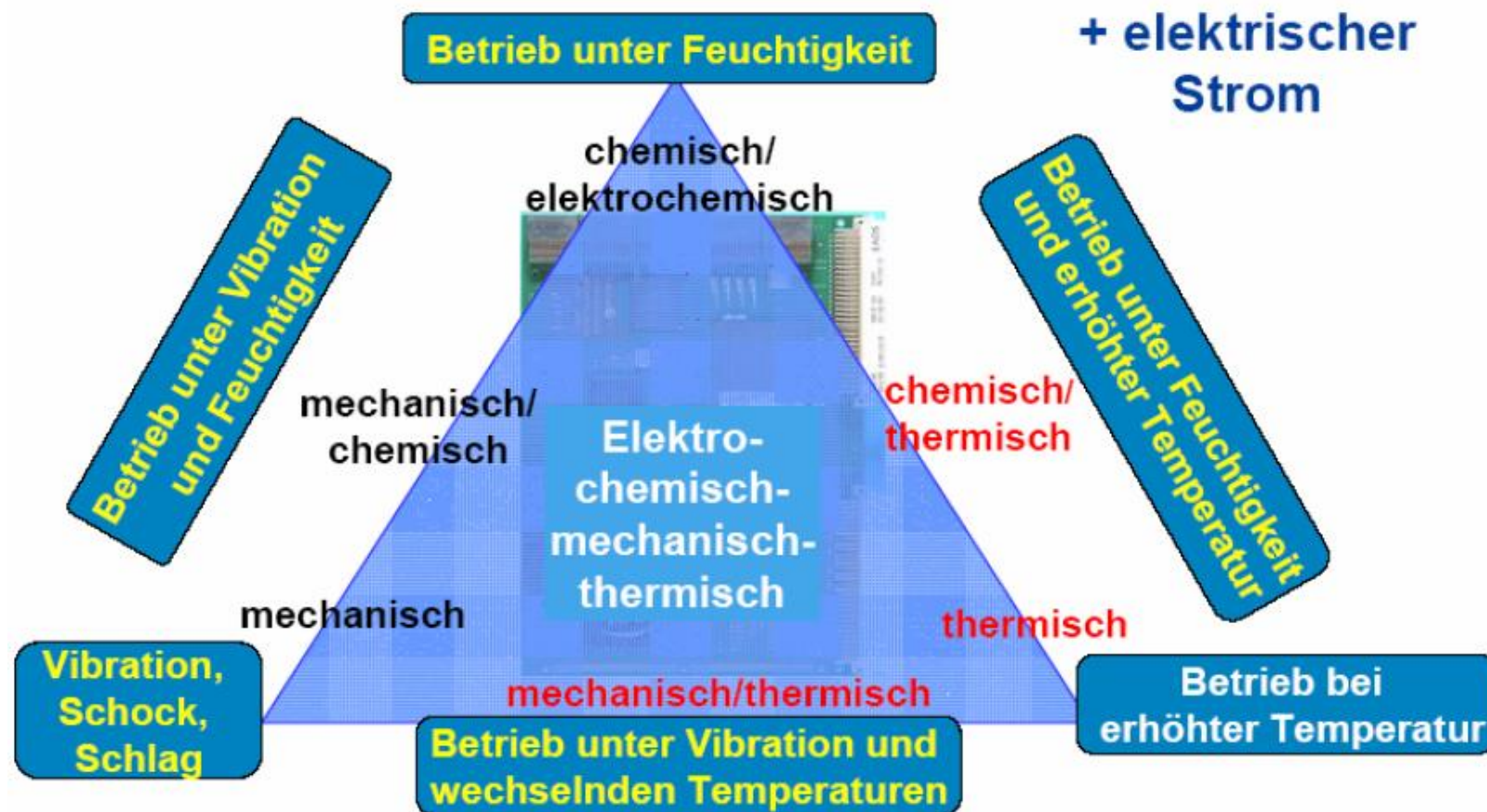


# Lebenszyklus einer Leiterplatte

## Anwendung



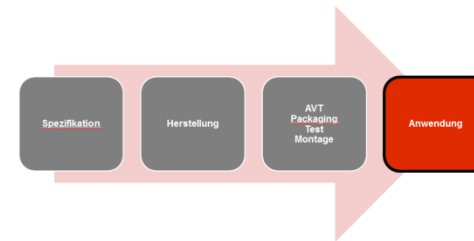
### Zuverlässigkeitstests Gesamtsystem



Quelle: Daimler AG

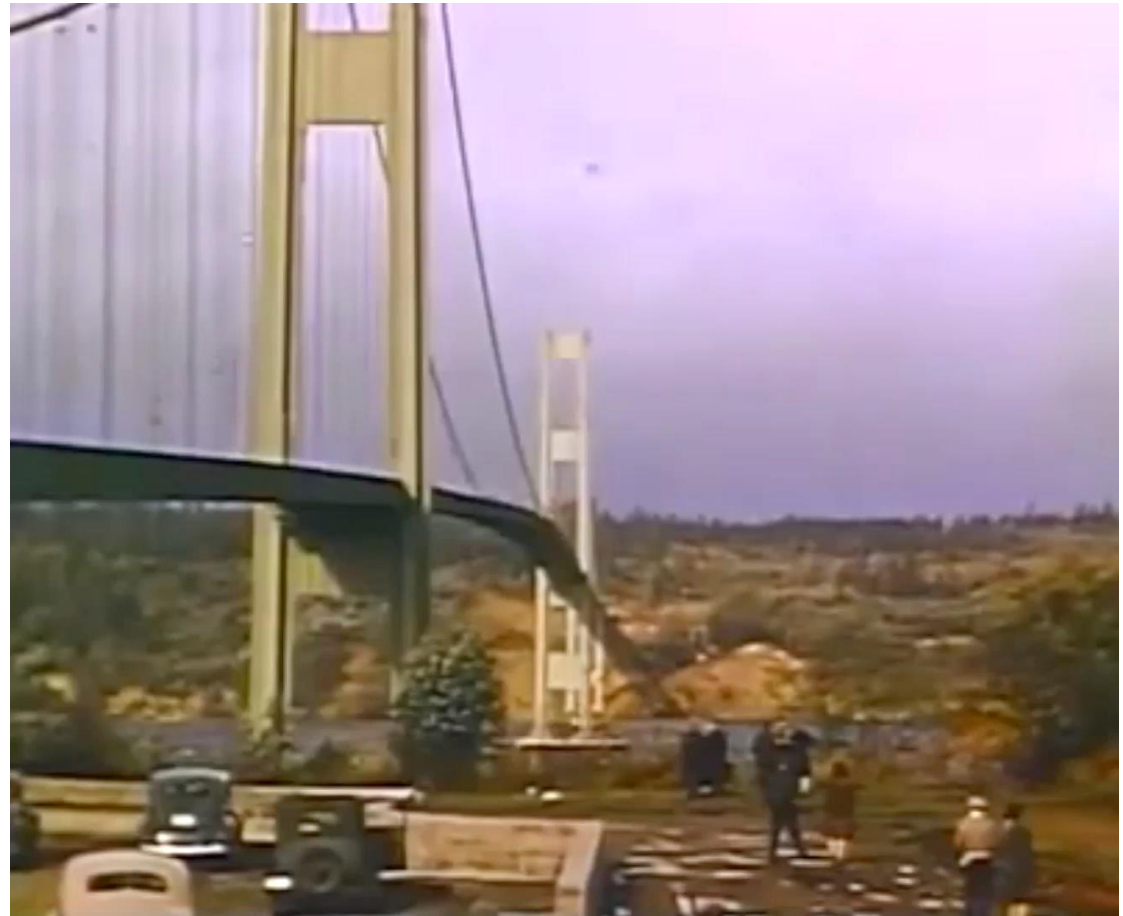
# Lebenszyklus einer Leiterplatte

## Anwendung



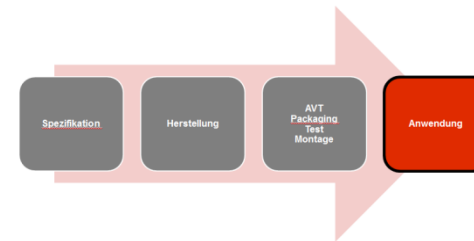
## Zuverlässigkeitstests Gesamtsystem

- EMV
- Entwärmung, hot spot Analyse
- Software
- Reparatur
- Schock, Vibration



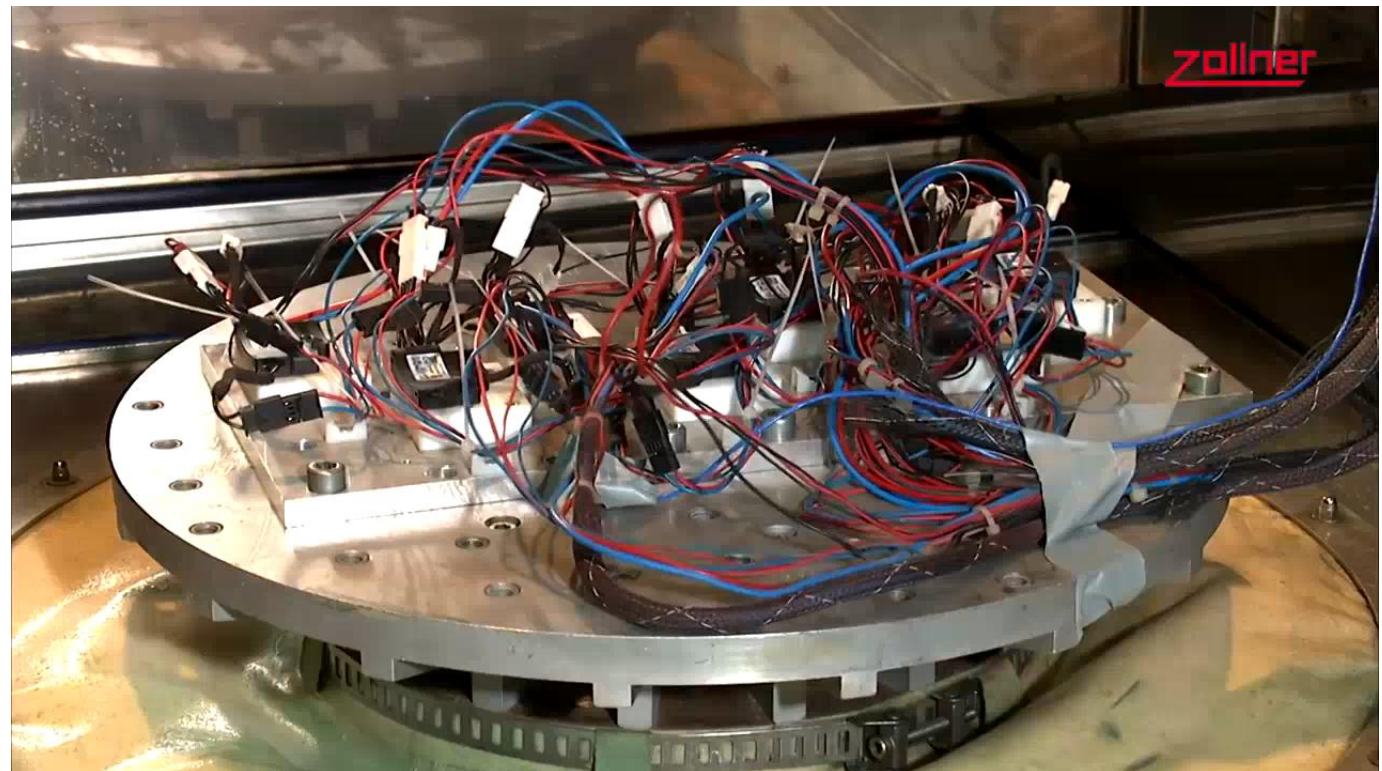
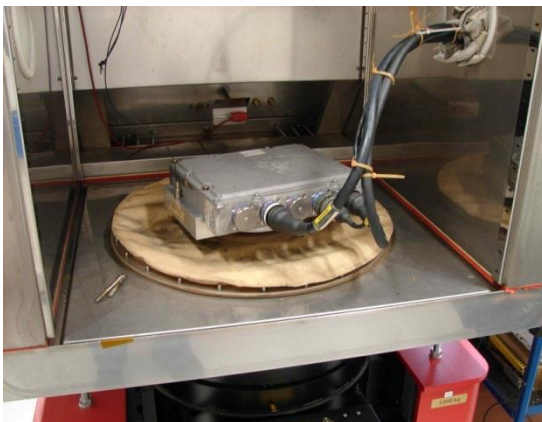
# Lebenszyklus einer Leiterplatte

## Anwendung



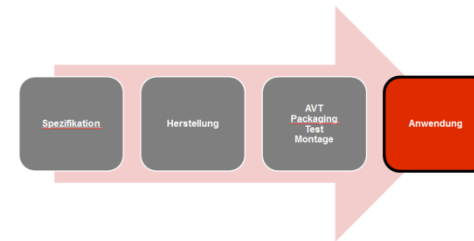
### Zuverlässigkeitstests Gesamtsystem

- EMV
- Entwärmung, hot spot Analyse
- Software
- Reparatur
- Schock, Vibration



# Lebenszyklus einer Leiterplatte

## Anwendung



### Zuverlässigkeitstests Gesamtsystem

- EMV
- Entwärmung, hot spot Analyse
- Software
- Reparatur
- Schock, Vibration



Falltest aus 50cm Höhe  
auf einen Betonboden

# Inhalte

**1**

- Zuverlässigkeit

**2**

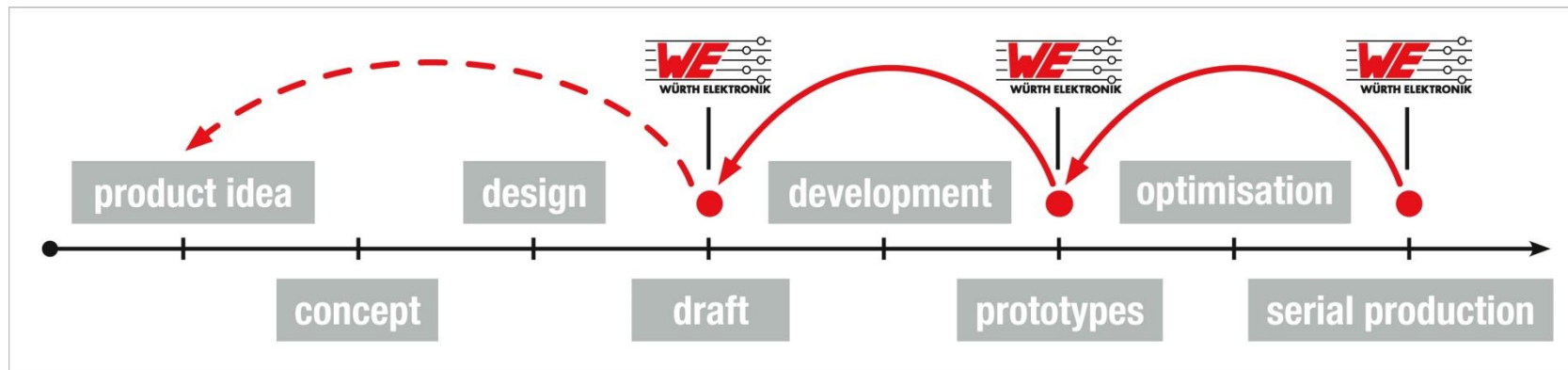
- Lebenszyklus einer Leiterplatte

**3**

- **Stellschrauben für Zuverlässigkeit**

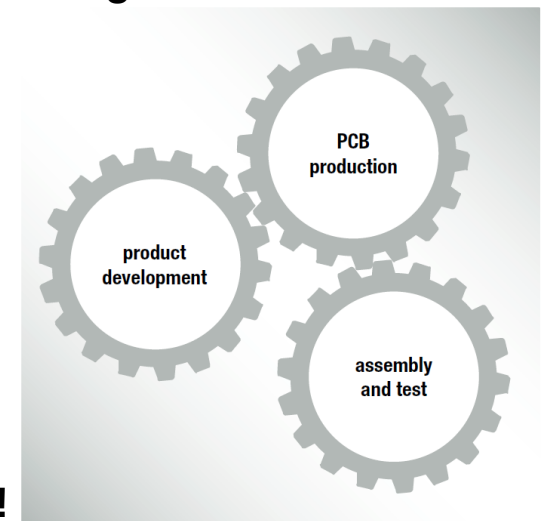
# Reliability engineering

- eine ideale Zusammenarbeit ermöglicht Zuverlässigkeit



- Kooperation aller Beteiligten entlang der Wertschöpfungskette ist notwendig
- Qualität und Zuverlässigkeit muss geplant werden
  - Design-to-cost
  - Design-for-manufacturing
  - Testability
- Listungen und Zulassungen, z.B. UL

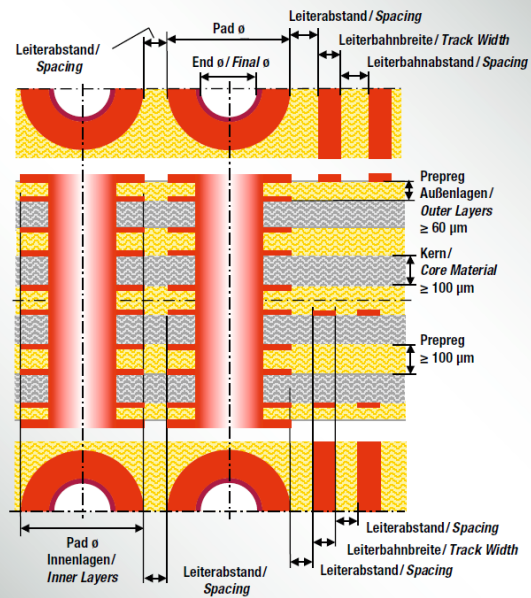
➔ Es gibt eine Vielzahl von Abhängigkeiten und Rückwirkungen!



# Stellschrauben für Zuverlässigkeit robustes Design

## Basic Design Guide

### Außenlagen/ Outer Layers



### Innenlagen/ Inner Layers

### Leiterbahnbreite und Leiterabstände / Track Width and Conductor Spacing Außenlagen/ Outer Layers

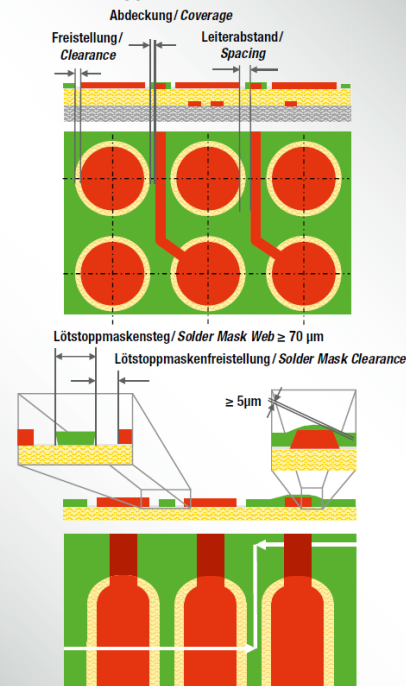
| Kupferend-<br>schichtdicke /<br>Final Copper<br>Thickness | Leiterbahn-<br>breite /<br>Track Width | Leiter-<br>abstand /<br>Spacing |
|-----------------------------------------------------------|----------------------------------------|---------------------------------|
| ca. 50 µm<br>> 50.4 µm (IPC-6012)                         | 100 µm                                 | 100 µm                          |
| 70 µm                                                     | 125 µm                                 | 160 µm                          |
| 105 µm                                                    | 150 µm                                 | 225 µm                          |
| ca. 25-30 µm <sup>1)</sup>                                | 75 µm <sup>1)</sup>                    | 75 µm <sup>1)</sup>             |

### Leiterbahnbreite und Leiterabstände / Track Width and Conductor Spacing Innenlagen/ Inner Layers

| Kupferend-<br>schichtdicke /<br>Final Copper<br>Thickness | Leiterbahn-<br>breite /<br>Track Width | Leiter-<br>abstand /<br>Spacing |
|-----------------------------------------------------------|----------------------------------------|---------------------------------|
| 17.5 µm /<br>½ oz./ft²                                    | 100 µm<br>75 µm <sup>1)</sup>          | 100 µm<br>75 µm <sup>1)</sup>   |
| 35 µm / 1 oz./ft²                                         | 100 µm                                 | 100 µm                          |
| 70 µm / 2 oz./ft²                                         | 125 µm                                 | 150 µm                          |
| 105 µm / 3 oz./ft²                                        | 175 µm                                 | 225 µm                          |

<sup>1)</sup> Erhöhte Anforderung. Aus Kostengründen nur empfohlen, wo unbedingt erforderlich.  
Technically possible. Due to cost reasons only advisable when absolutely necessary.

### Lötstopmmaske / Solder Mask



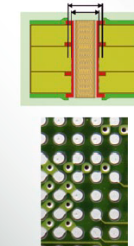
### Lötstopmmaske / Solder Mask

|                                              | Standard                                                   | Advanced |
|----------------------------------------------|------------------------------------------------------------|----------|
| Freistellung /<br>Clearance                  | ≥ 50 µm                                                    | 35 µm    |
| Leiterbahn-<br>abdeckung /<br>Coverage       | 50 µm                                                      | 40 µm    |
| Lötstopp-<br>maskensteg /<br>Solder Mask Web | ≥ 70 µm                                                    |          |
| Viafreistellung /<br>Via-Opening             | Siehe Tabelle vorherige Seite /<br>See table previous page |          |

Fertigung ohne Viafreistellung ist mit Zusatzaufwand verbunden und wird aus Qualitätsgründen nicht empfohlen.  
Manufacture without solder mask clearances involves additional effort and is not recommended due to quality reasons.

### Vias freigestellt gemäß ZVEI Empfehlung/ Solder Mask Opening for PTH Vias

Maskenfreistellung = MF  
Bohrerdurchmesser + 0,15 mm MF



### Durchgehende Vias / Plated Through Hole Vias

| Padgröße /<br>Pad Size     | Anmerkung /<br>Note                                                               | Bohrer /<br>Drill Tool | Enddurchmesser /<br>Final Hole Diameter | Toleranz /<br>Tolerance (Standard) | Kupferfreistellung<br>Innenlagen / Copper<br>Clearance Inner Layers | Lötstoppsmasken-<br>freistellung /<br>Solder Mask Opening |
|----------------------------|-----------------------------------------------------------------------------------|------------------------|-----------------------------------------|------------------------------------|---------------------------------------------------------------------|-----------------------------------------------------------|
| 0.60 mm                    | Standard / Preferred                                                              | 0.35 mm                | 0.25 mm                                 | +0.10 /<br>-0.05 mm                | ≥ 0.80 mm                                                           | ≥ 0.35 mm                                                 |
| 0.55 mm                    |                                                                                   | 0.30 mm                | 0.20 mm                                 |                                    | ≥ 0.75 mm                                                           | 0.45 mm                                                   |
| 0.50 mm<br>(Cu max. 35 µm) | max. ca. 12 Lagen / Layers<br>max. ca. 1.80 mm<br>LP-Dicke / Board Thickness      | 0.25 mm                | 0.15 mm                                 |                                    | ≥ 0.70 mm                                                           | 0.40 mm                                                   |
| 0.45 mm<br>(Cu max. 35 µm) | Für weniger komplexe Lagen-<br>aufbauten / For stack-ups<br>with lower complexity | 0.25 mm<br>(0.20 mm)   | 0.15 mm                                 |                                    | ≥ 0.70 mm                                                           | 0.35 mm                                                   |

Genereller Hinweis: Kleinere Parameter sind in vielen Fällen in Absprache möglich! / General Note: Enhanced design rules are often possible with consultation!

### Sonstige Design Parameter / Other Design Parameters

| Leiterbild / Conductive Pattern                                             |                                                                    |
|-----------------------------------------------------------------------------|--------------------------------------------------------------------|
| Abstand Kupfer zu Fräskontur /<br>Copper clearance to routed board edge     | ≥ 0.23 mm                                                          |
| Abstand Kupfer zu Kerbfräskontur /<br>Copper clearance to scored board edge | ≥ 0.45 mm<br>Für LP Dicke 1.60 mm /<br>For Board Thickness 1.60 mm |
| Abstand Kupfer zu NDK Bohrung /<br>Copper Clearance to NPT Hole             | ≥ 0.25 mm<br>Umlaufend / Circumferential                           |

### Sonstige Design Parameter / Other Design Parameters

| Bestückungs- und Servicedruck / Legend Print (Cu max. 70 µm) |         |
|--------------------------------------------------------------|---------|
| Strichstärke /<br>Line Width                                 | 100 µm  |
| Schriftgröße /<br>Font Size                                  | 1.50 mm |
| Abstand zu LSM Öffnung /<br>Distance to Solder Mask Opening  | 100 µm  |

# Stellschrauben für Zuverlässigkeit Befestigung der Leiterplatte

## Vergleich 4 – 9 Befestigungspunkten

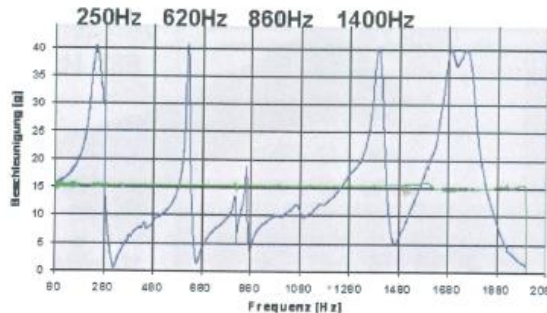


Abbildung 12-15: Experimentell bestimmte Eigenfrequenzen und Modell der simulierten Baugruppe

In einer ersten Berechnung wurden die Bedingungen für eine Befestigung der Baugruppe mit nur vier Schrauben analysiert. Abbildung 12-16 zeigt die berechneten Schwingungsformen für die vier ermittelten Eigenfrequenzen.

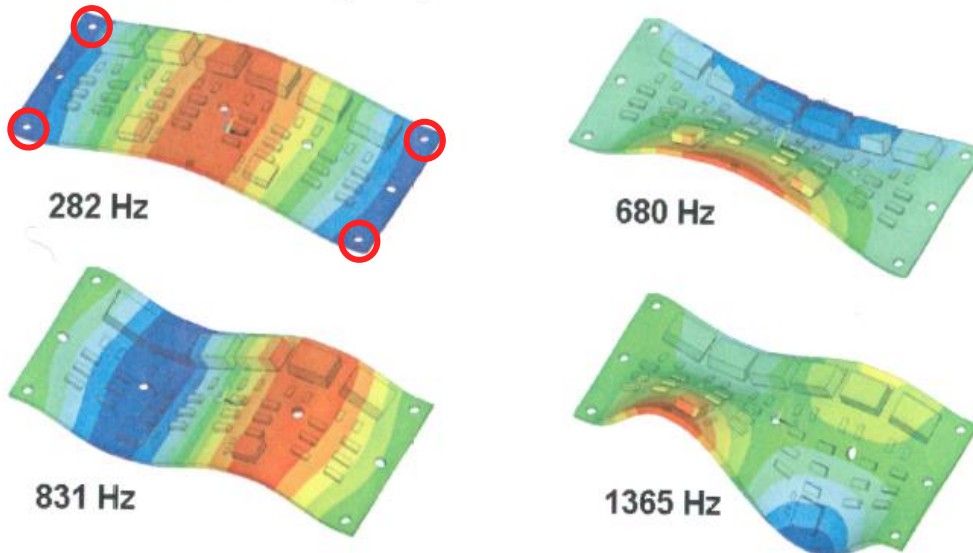
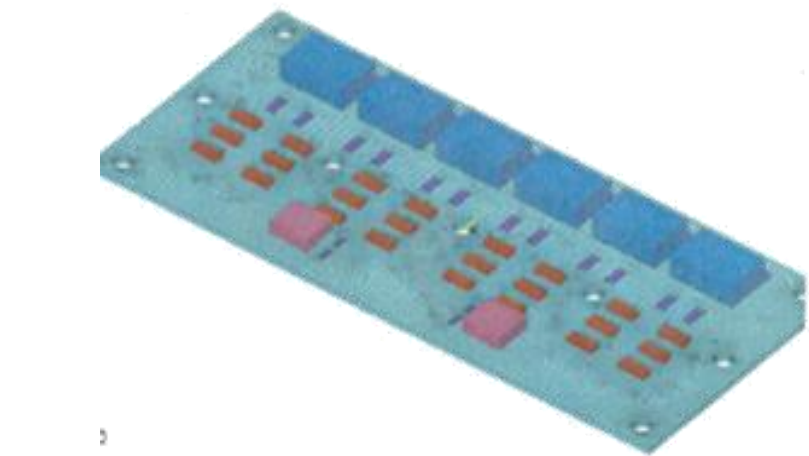


Abbildung 12-16: Eigenfrequenzen der simulierten Baugruppe mit vier Befestigungsschrauben



### 9 Schrauben:

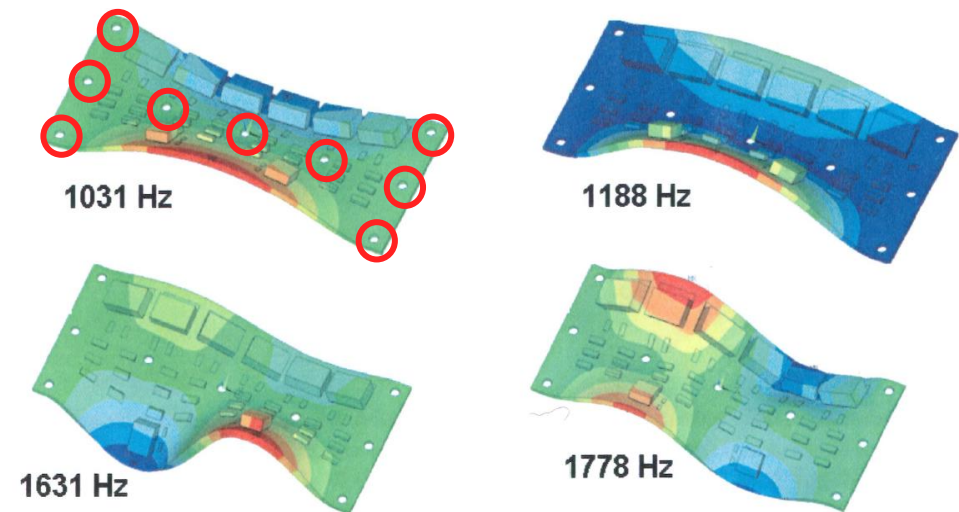


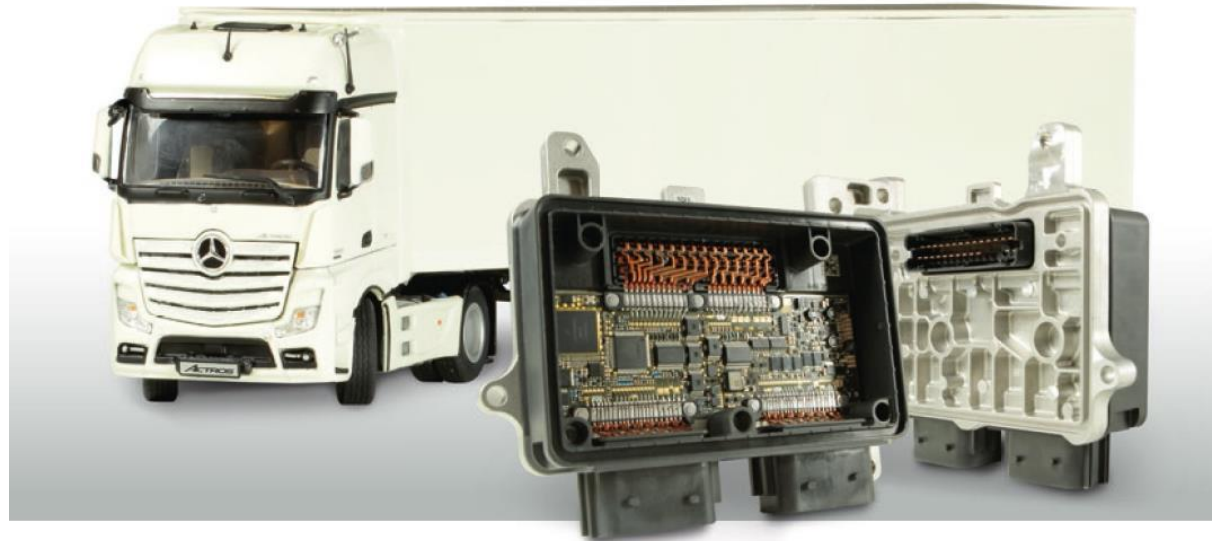
Abbildung 12-18: Berechnung der Eigenfrequenzen der simulierten Baugruppe mit neun Befestigungsschrauben

# Stellschrauben für Zuverlässigkeit

## Wärmemanagement / HDI / gedruckte Widerstände

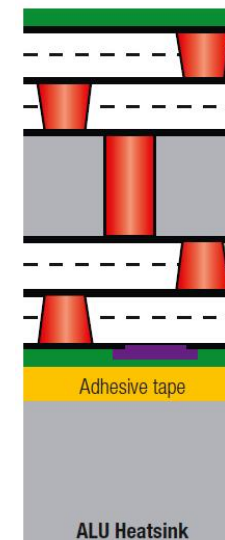
The printed circuit board system is used in the gearbox control in “Actros”, the flagship of Mercedes Benz’s commercial vehicle division.

The use of HDI technology combined with printed resistors made it possible to achieve a significant reduction in the size of the printed circuit board.



### At a glance:

- HDI 06\_2+2b+2 build up
- Embedded resistors 50 to 50 K, laser trimmed and voltage divider
- Customised heat sink for optimal thermal management, directly mounted on the gearbox
- Operating temperature up to 140 °C, (peak to 150 °C) with TG170 ° material
- Harsh environmental conditions (shock, vibration etc.)
- HDI, printed polymer and thermal management – these three key technologies replace the previous ceramic solution



Resistors on the outer layers

# Stellschrauben für Zuverlässigkeit Starrflex

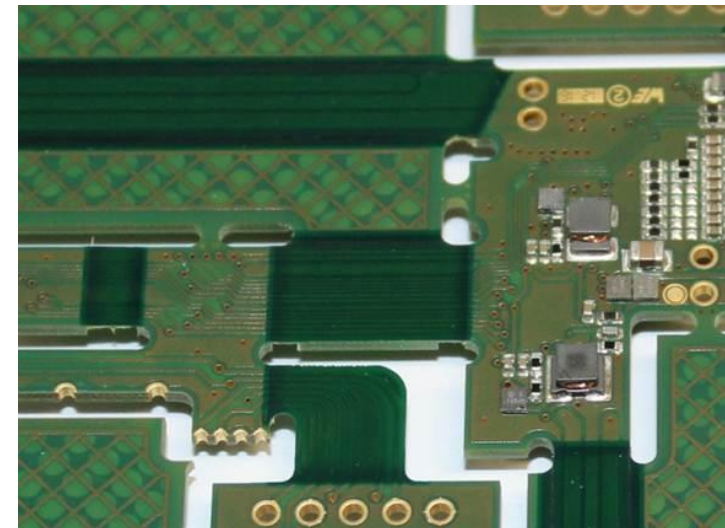
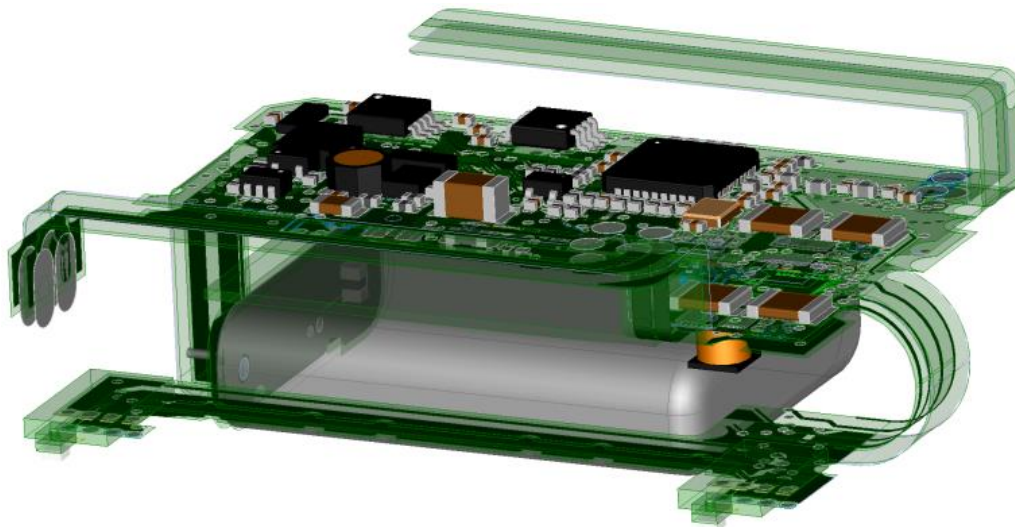


electronics



## Aktives, medizinisches Implantat

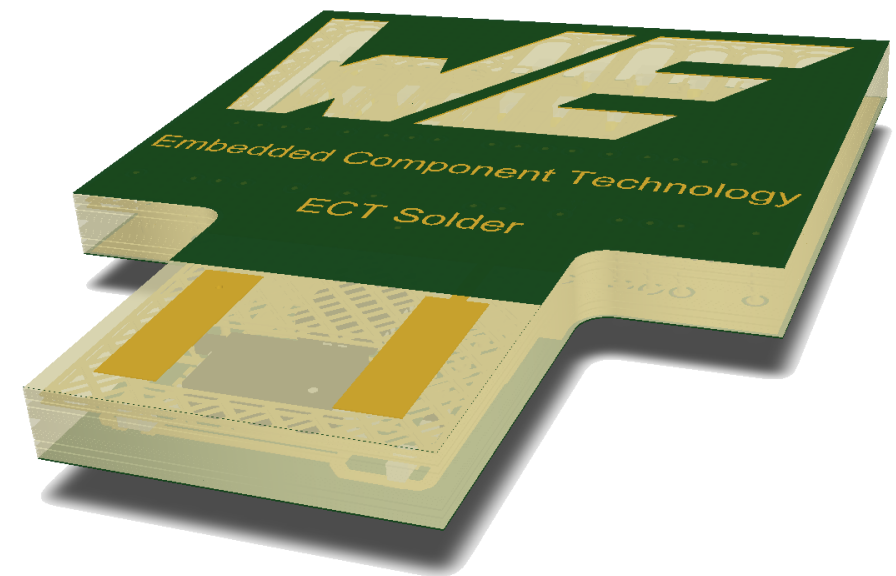
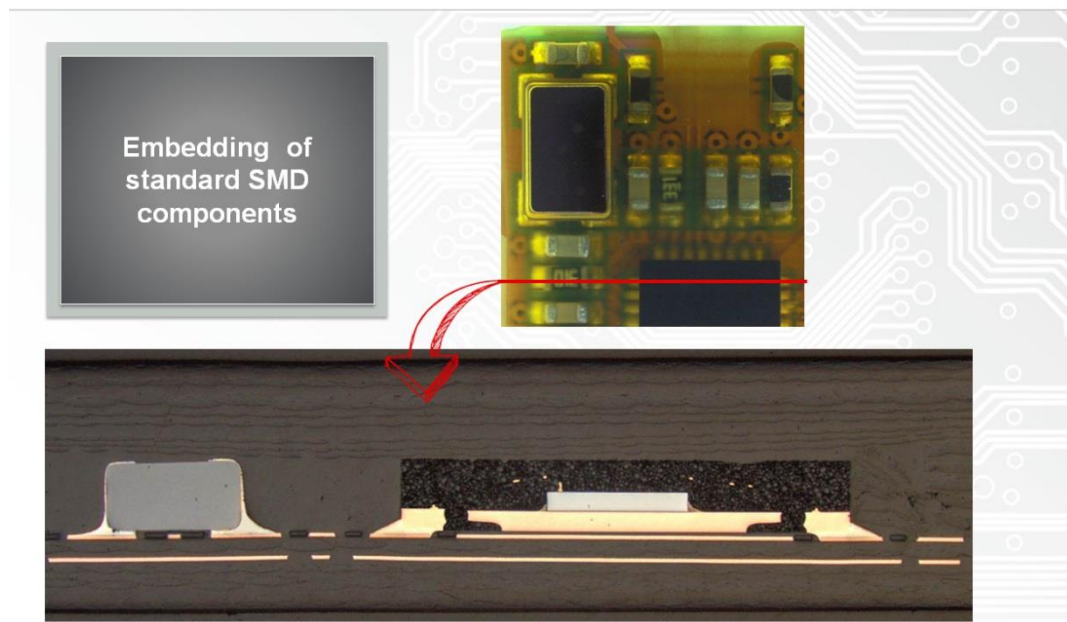
- Entwicklung eines robusten, zuverlässigen und hoch verfügbaren Prototypen Designs
- aktives Implantat → sehr begrenztes Volumen mit komplexer Kontur
- keine Steckverbindungen zulässig
- kritische EMV Verhältnisse mit unterschiedlichen Hochfrequenzquellen (drahtlose Übertragung von Signalen und Energie)
- Geringe Masse ergibt Vorteile bei Schock und Vibration
- Integrierte Flexverdrahtung eliminiert Steck- und Lötkontakte



# Stellschrauben für Zuverlässigkeit eingebettete Komponenten



- embedding Vorteile
- ➔ Miniaturisierung
  - ➔ Schutz der Bauteile und Lötstellen
  - ➔ kurze Signalwege
  - ➔ gute Wärmespreizung



# Zusammenfassung

## Zuverlässigkeit

- muss von Anfang an geplant werden
- erfordert die unterschiedlichsten Disziplinen
- beginnt mit der Spezifikation
- WE unterstützt Sie gerne im Rahmen eines Projekts
- *Kontaktieren Sie uns so früh wie möglich!*



# Vielen Dank für Ihre Aufmerksamkeit

Dieses Webinar wurde Ihnen präsentiert von

